
12-разрядный 2-канальный дельта-сигма АЦП с частотой выборки 2,18 Мвыб/с

СПЕЦИФИКАЦИЯ

1 ОСОБЕННОСТИ

- iHP SiGe БиКМОП 0,25 мкм
- Низкий ток потребления
- Разрядность 12 бит
- Диапазон рабочих частот от 0 до 8,5 кГц
- Коэффициент передискретизации 128
- Не требует внешних компонентов
- Малая занимаемая площадь
- Поддерживаемые технологии: TSMC, UMC, Global Foundries, SMIC, Vanguard, SilTerra

2 СФЕРА ПРИМЕНЕНИЯ

- Приемники, передатчики, трансиверы
- Аналоговые интегральные микросхемы

3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ

Блок представляет собой двухканальный (I/Q) дельта-сигма АЦП второго порядка с выходами в виде однобитного потока и величиной передискретизации 128. Предназначен для оцифровывания дифференциального сигнала с полосой от 0 до 8,5 кГц.

Преобразователь выполнен по классической схеме (см. п.4), с использованием принципа переключаемых конденсаторов.

Устройство выполнено по технологии iHP SiGe БиКМОП 0,25 мкм.

4 БЛОК-СХЕМА

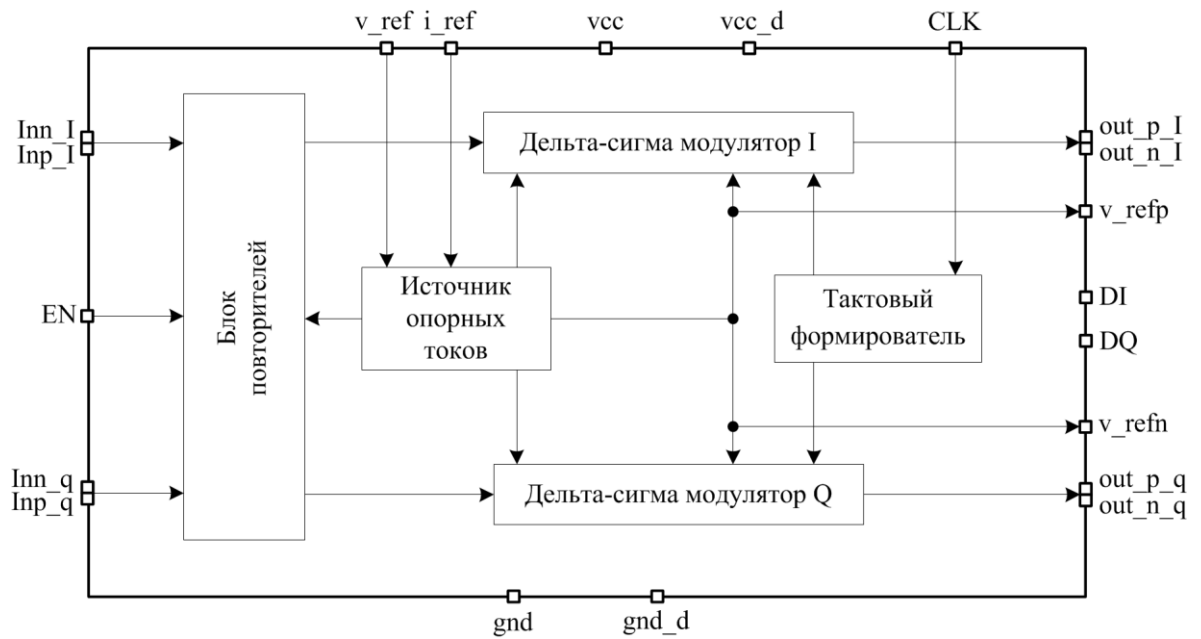


Рисунок 1: Блок-схема дельта-сигма АЦП

5 ОПИСАНИЕ ПОРТОВ

Наименование выводов	Направление	Назначение выводов
EN	I	Включение/выключение АЦП
i_ref	I	Вход опорного тока 10 мкА
v_ref	I	Вход опорного напряжения
Inn_I	I	Аналоговый дифференциальный вход канала I
Inp_I	I	
Inn_q	I	Аналоговый дифференциальный вход канала Q
Inp_q	I	
CLK	I	КМОП вход сигнала тактирования (~2,5 МГц)
out_p_I	O	Однобитные КМОП выходы канала I
out_q_I	O	
out_p_q	O	Однобитные КМОП выходы канала Q
out_n_q	O	
DI	O	Цифровой выход канала I
DQ	O	Цифровой выход канала Q
v_refp	IO	Аналоговые входы опорных напряжений (определяют шкалу преобразования), должны быть согласованы с источником входных сигналов
v_refn	IO	
vcc_d	IO	Вывод цифрового питания 2,2 В
vcc	IO	Вывод питания 2,2 В
gnd_d	IO	Вывод цифровой земли
gnd	IO	Общий вывод

6 ТОПОЛОГИЧЕСКОЕ ОПИСАНИЕ

В таблице 1 приведены размеры блока.

Таблица 1: Размеры блока

Размер	Значение	Единица измерения
Высота	597	МКМ
Ширина	817	МКМ

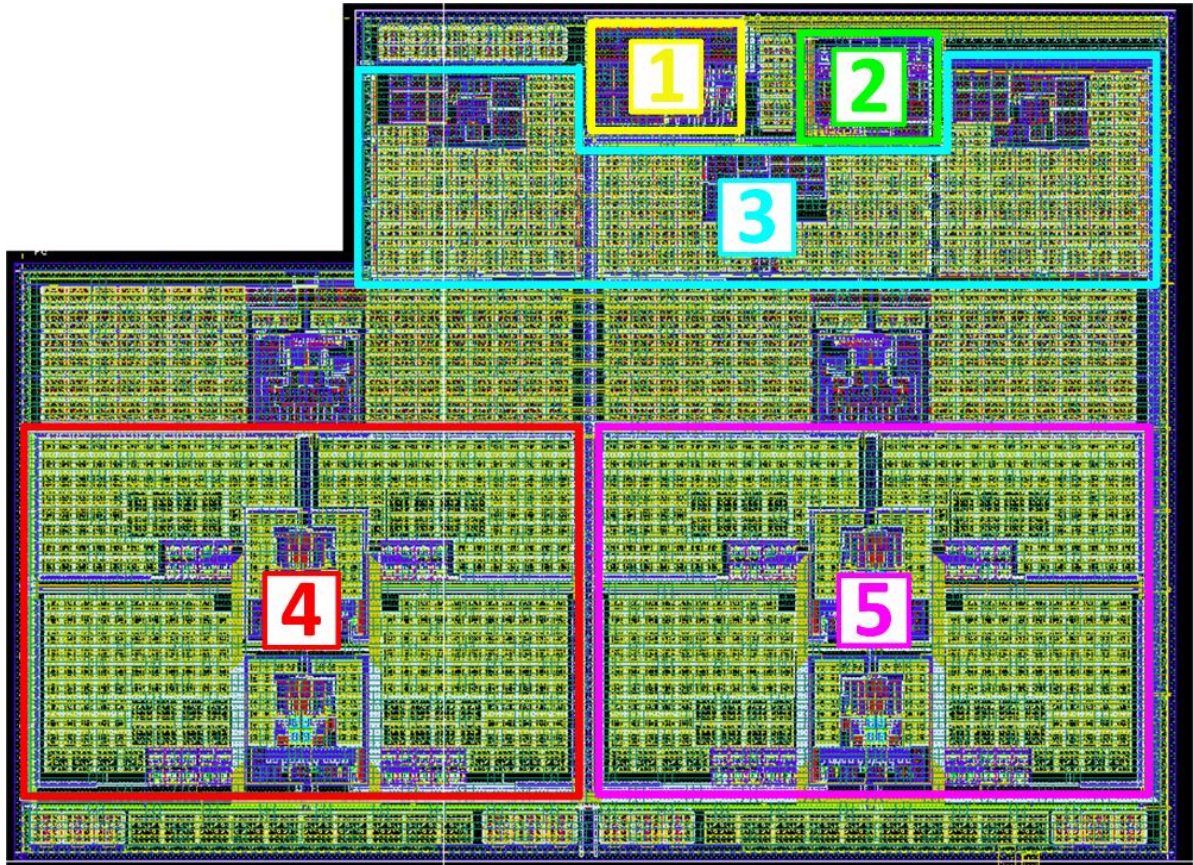


Рисунок 2: Общий вид топологии блока АЦП

1. Источник опорного тока
2. Формирователь тактовой частоты
3. Блок повторителей
4. Дельта-сигма модулятор I
5. Дельта-сигма модулятор Q

7 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

7.1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Технология _____ iHP SiGe БиКМОП 0,25 мкм
 Статус _____ верифицирован в кремнии
 Занимаемая площадь _____ 0,49 мм²

7.2 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Значения электрических параметров приведены для $V_{cc} = V_{CCdig} = 1,7 \div 2,3$ В и $T_j = -45 \div +85$ °С, если иное не оговорено;
 типовые значения при $V_{cc} = V_{CCdig} = 2,2$ В и $T_j = +27$ °С.

Наименование параметра	Обозначение	Условия	Значение			Единицы измерения
			мин	тип	макс	
Напряжение питания	V_{CC}	-	1,7	2,2	2,3	В
Цифровое напряжение питания	V_{CCdig}	-	1,7	2,2	2,3	В
Рабочая температура	T_j	-	-45	27	+85	°С
Разрядность	N	-	-	12	-	бит
Частота входного сигнала	F_{IN}	-	0,0	-	8,5	кГц
Полоса пропускания	BW	-	-	8,5	-	кГц
Скорость передачи данных	F_s	-	-	2,18	-	Мвыб/с
Максимальная амплитуда входного сигнала	A_{IN_MAX}	-	317	321	322	мВ
Опорные напряжения для сравнения входного сигнала	V_{REF+}	-	1,18	1,29	1,37	В
	V_{REF-}		0,86	0,96	1,05	В
Размах напряжения на дифференциальных входах	$A_{in\ p-p}$	-	560	-	640	мВ
Постоянная напряжения на дифференциальных входах	U	-	1,05	1,134	1,250	В
Отношение сигнал-шум	SNR	При амплитуде близкой к максимальной (2,5 дБ)	45	50	57	дБ
Реальный динамический диапазон	$SFDR$	-	55	62	68	дБ
Мощность шума при отсутствии входного сигнала	P_{NOISE}	В полосе, относительно полной шкалы ($V_{REF+} - V_{REF-}$)	-	-53	-	дБ
Устойчивость к интермодуляционным искажениям*	$IM3$	Ограничено SNR , интермодуляционный пик отсутствует	62	-	-	дБ
Ток потребления	I_{CC}	-	430	450	455	мкА
Входное напряжение высокого уровня	V_{IH}	Для цифровых входов	$0,7V_{cc}$	-	$V_{cc}+0,25$	В
Входное напряжение низкого уровня	V_{IL}		-0,25	-	0,3	В

* Для сигнала из двух составляющих 20 кГц и 35 кГц максимального размаха, поиск осуществлялся на частоте 5 кГц.

8 КОМПЛЕКТ ПОСТАВКИ

Комплект поставки IP блока включает:

- Схемотехническое решение (schematic) или NetList
- Абстрактная модель (.lef и .lib файлы)
- Топологическое решение (layout, опционально)
- Поведенческая модель устройства (Verilog)
- Топологическая схема с экстрагированными параметрами (extracted view, опционально)
- GDSII
- DRC, LVS, antenna report
- Схемы для тестирования с сохранёнными конфигурациями (опционально)
- Документация