

Программируемый 9-разрядный НЧ делитель частоты в КМОП логике

СПЕЦИФИКАЦИЯ

1 ОСОБЕННОСТИ

- iHP SiGe БиКМОП 0,25 мкм
- Диапазон коэффициентов деления: 5...511
- Компактная структура
- Поддерживаемые технологии: TSMC, UMC, Global Foundries, SMIC, iHP, AMS, Vanguard, SilTerra

2 СФЕРА ПРИМЕНЕНИЯ

- Синтезатор частоты с ФАПЧ

3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ

Делитель выполнен в КМОП логике на базе 9-разрядного счетчика. Поскольку данная структура состоит из статических регистров, потребление тока при отсутствии входного сигнала минимально. Цифровым кодом $R<8:0>$ задается коэффициент деления. Устройство выполнено в технологии iHP SiGe БиКМОП 0,25 мкм.

4 БЛОК-СХЕМА

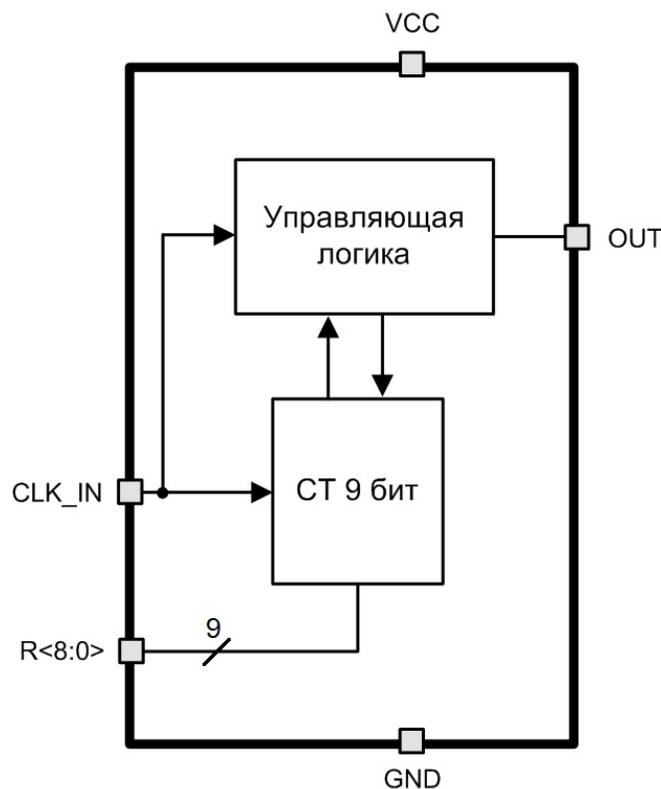


Рисунок 1: Блок-схема программируемого 9-разрядного НЧ делителя

5 ОПИСАНИЕ ПОРТОВ

Название	Направление	Описание
CLK_IN	I	Цифровой вход делителя частоты
R<8:0>	I	Цифровой код коэффициента деления
OUT	O	Цифровой выход делителя частоты
VCC	IO	Шина напряжения питания 2,0 В
GND	IO	Шина нулевого потенциала

6 ТОПОЛОГИЧЕСКОЕ ОПИСАНИЕ

В таблице 1 приведены размеры блока программируемого 9-разрядного НЧ делителя частоты в КМОП логике.

Таблица 1: Размеры блока

Размер	Значение	Единица измерения
Высота	32	МКМ
Ширина	88	МКМ

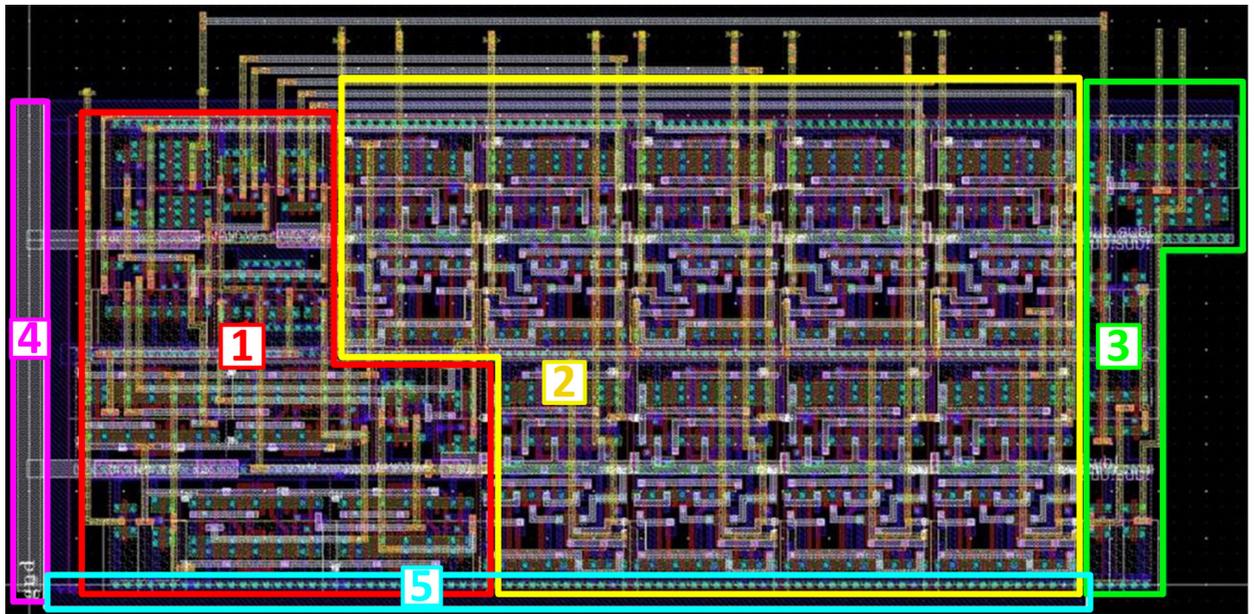


Рисунок 2: Общий вид топологии блока программируемого 9-разрядного НЧ делителя

1. Управляющая логика
2. Асинхронный счетчик 9-бит
3. Буфер
4. Шина нулевого потенциала
5. Шина питания

7 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

7.1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Технология _____ iHP SiGe БиКМОП 0,25 мкм
 Статус _____ верифицирован в кремнии
 Занимаемая площадь _____ 0,003 мм²

7.2 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Значения электрических параметров приведены для $V_{cc} = 1,8 \div 2,2$ В и $T_j = -40 \div +85$ °С, если иное не оговорено; типовые значения при $V_{cc} = 2,0$ В и $T_j = +27$ °С.

Наименование параметра	Обозначение	Условия	Значение			Единица измерения
			мин	тип.	макс	
Напряжение питания	V_{cc}	-	1,8	2,0	2,2	В
Температура окружающей среды при эксплуатации	T_j	-	-40	+27	+85	°С
Коэффициент деления	R	-	5	-	511	-
Частота входного сигнала	F_{IN}	-	-	26	300	МГц
Размах входного напряжения	$A_{in\ p-p}$	-	1,8	2,0	2,2	В
Размах выходного напряжения	$A_{out\ p-p}$	-	1,8	2,0	2,2	В
Ток потребления	I_{cc}	$F_{IN} = 26$ МГц	-	12,3	14,5	мкА
		$F_{IN} = 50$ МГц	-	23,8	28,0	
Ток потребления в режиме ожидания	I_{st}	-	-	0,8	35,3	нА
Входное напряжение высокого уровня	V_{IH}	Для цифрового входа R<8:0>	$0,9V_{cc}$	-	$1,1V_{cc}$	В
Входное напряжение низкого уровня	V_{IL}		-0,2	-	0,2	В

8 КОМПЛЕКТ ПОСТАВКИ

Комплект поставки IP блока зависит от типа лицензии и включает:

- Схемотехническое решение (schematic) или NetList
- Абстрактная модель (.lef и .lib файлы)
- Топологическое решение (layout, опционально)
- Поведенческая модель устройства (Verilog)
- Топологическая схема с экстрагированными параметрами (extracted view, опционально)
- GDSII
- DRC, LVS, antenna report
- Схемы для тестирования с сохранёнными конфигурациями (опционально)
- Документация