
Усилитель промежуточной частоты

СПЕЦИФИКАЦИЯ

1 ОСОБЕННОСТИ

- iHP БиКМОП 250 нм
- Широкий диапазон изменения коэффициента усиления 0...43 дБ
- Перестраиваемая полоса частот 8...512 кГц
- Цифровая установка смещения выходного сигнала больше +/- 50 мВ
- Аналоговая компенсация смещения входного сигнала в диапазоне -50...+ 50 мВ
- Входное сопротивление 20 кОм
- Поддерживаемые технологии: TSMC, UMC, Global Foundries, SMIC, iHP, AMS, Vanguard, SilTerra

2 СФЕРА ПРИМЕНЕНИЯ

- Широкополосные приемники

3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ

Схема устройства представляет собой двухканальный УПЧ, каждый канал которого состоит из однокаскадного усилителя с дифференциальным входом/выходом, перестраиваемым коэффициентом усиления и индивидуальной установкой постоянной составляющей сигнала в каждом канале. На входе и выходе УПЧ реализованы блоки перестраиваемых емкостей, которые вместе с входным/выходным сопротивлением УПЧ образуют ФНЧ второго порядка. Частота среза фильтров устанавливается в диапазоне от 8 кГц до 512 кГц согласно частоте принимаемого сигнала. В режиме приема сигнала с частотой 8 кГц параллельно блоку входных перестраиваемых емкостей подключается внешняя емкость номиналом около 2 нФ. Для уменьшения выходного смещения УПЧ, вызванного смещением входного сигнала, предусмотрена схема аналоговой компенсации смещения. Схема аналоговой компенсации смещения (САКС) интегрирует сумму выходного напряжения УПЧ и напряжения определяемого внешним цифровым кодом. Это позволяет изменять величину выходного смещения к нужному значению независимо от текущего коэффициента усиления. В УПЧ реализована схема, формирующая опорные уровни напряжений для АЦП, с управляемым током потребления.

Устройство выполнено по технологии iHP БиКМОП 250 нм.

4 БЛОК-СХЕМА

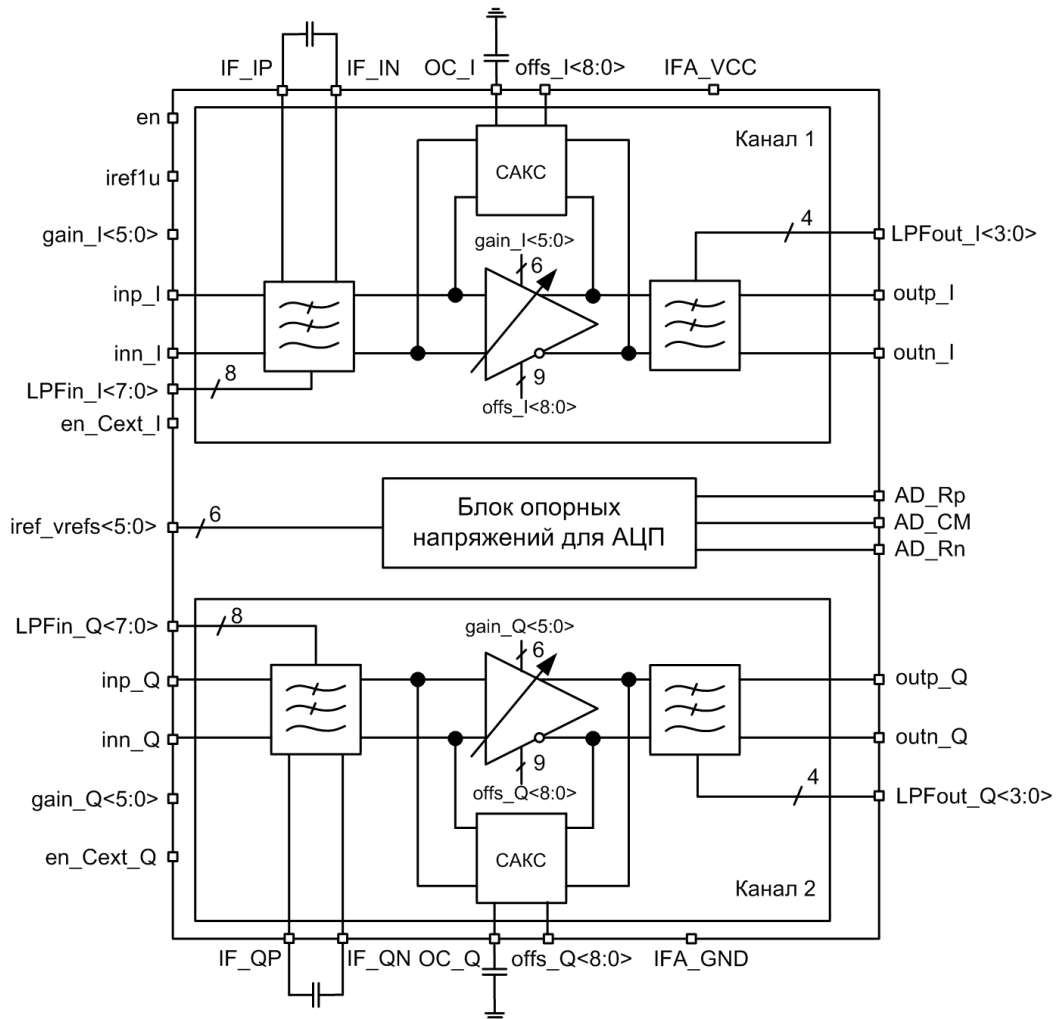


Рисунок 1: Блок-схема усилителя промежуточной частоты

5 ОПИСАНИЕ ПОРТОВ

Наименование выводов	Направление	Назначение выводов
ireflu	I	Вывод опорного тока (1 мкА)
iref_vrefs<5:0>	I	Управление током блока, формирующего уровни опорного напряжения компараторов АЦП
en	I	Включение/выключение
AD_Rp	IO	Вывод высокого уровня опорного напряжения компараторов АЦП (1,3 В)
AD_CM	IO	Вывод среднего уровня опорного напряжения компараторов АЦП (0,9 В)
AD_Rn	IO	Вывод низкого уровня опорного напряжения компараторов АЦП (0,5 В)
IFA_VCC	IO	Вывод питания 1,8 В
IFA_GND	IO	Общий вывод
Выводы блока УПЧ канала 1		
inp_I	I	Аналоговый дифференциальный вход
inn_I	I	
offs_I<8:0>	I	Управляющий код, задающий смещение выходного сигнала
gain_I<5:0>	I	Управляющий код, задающий коэффициент усиления УПЧ
LPFin_I<7:0>	I	Управление блоком входных перестраиваемых емкостей УПЧ
LPFout_I<3:0>	I	Управление блоком выходных перестраиваемых емкостей УПЧ
en_Cext_I	I	Управление внешними входными емкостями УПЧ
outp_I	O	Аналоговый дифференциальный выход
outn_I	O	
OC_I	IO	Подключение внешней интегрирующей емкости системы компенсации постоянной составляющей
IF_IP	IO	Выводы для подключения внешней ёмкости
IF_IN	IO	
Выводы блока УПЧ канала 2		
inp_Q	I	Аналоговый дифференциальный вход
inn_Q	I	
offs_Q<8:0>	I	Управляющий код, задающий смещение выходного сигнала
gain_Q<5:0>	I	Управляющий код, задающий коэффициент усиления УПЧ
LPFin_Q<7:0>	I	Управление блоком входных перестраиваемых емкостей УПЧ
LPFout_Q<3:0>	I	Управление блоком выходных перестраиваемых емкостей УПЧ
en_Cext_Q	I	Управление внешними входными емкостями УПЧ
outp_Q	O	Аналоговый дифференциальный выход
outn_Q	O	

Продолжение таблицы “Описание портов”

Наименование выводов	Направление	Назначение выводов
OC_Q	IO	Подключение внешней интегрирующей емкости системы компенсации постоянной составляющей
IF_QP	IO	Выводы для подключения внешней ёмкости
IF_QN	IO	

6 ТОПОЛОГИЧЕСКОЕ ОПИСАНИЕ

В таблице 1 приведены размеры блока.

Таблица 1: Размеры блока

Размер	Значение	Единица измерения
Высота	1290	МКМ
Ширина	1800	МКМ

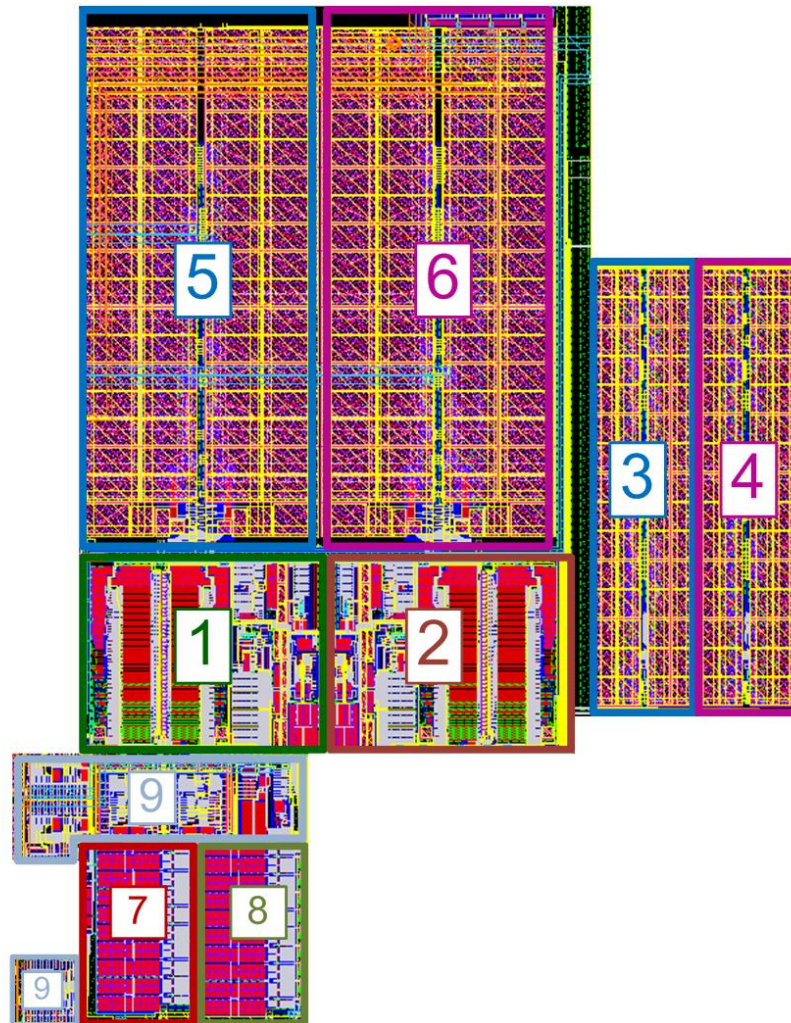


Рисунок 2: Общий вид топологии блока усилителя промежуточной частоты

1. Ядро УПЧ (канал 1)
2. Ядро УПЧ (канал 2)
3. Выходной ФНЧ (канал 1)
4. Выходной ФНЧ (канал 2)
5. Входной ФНЧ (канал 1)
6. Входной ФНЧ (канал 2)
7. ЦАП (канал 1)
8. ЦАП (канал 2)
9. Схема, формирующая опорные уровни напряжений компараторов АЦП

7 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

7.1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Технология _____ iHP БиКМОП 250 нм
 Статус _____ подготовка к верификации
 Занимаемая площадь _____ 1,72мм²

7.2 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Значения электрических параметров приведены для $V_{cc} = 1,7 \div 1,9$ В и $T_j = -45 \div +85$ °С, если иное не оговорено; типовые значения при $V_{cc} = 1,8$ В и $T_j = +27$ °С.

Наименование параметра	Обозначение	Условия	Значение			Единицы измерения
			мин	тип.	макс	
Напряжение питания	V_{cc}	-	1,7	1,8	1,9	В
Температурный диапазон	T_j	-	-45	27	85	°С
Диапазон частот	F	-	8	-	800	кГц
Перестраиваемая полоса частот	F_t	-	8	-	512	кГц
Коэффициент усиления	G	-	-0,27	-	43	дБ
Коэффициент шума	NF	$G = 0, F = 10$ кГц	-	11,85	-	дБ
		$G = 43$ дБ	-	5,516	-	
Уровень восприимчивости по интермодуляции	IM3	$P_{in} = -28,5$ дБмВт	-	-75	-	дБ
Входное сопротивление	R_{in}	-	-	20	-	кОм
Диапазон компенсации постоянной составляющей на входе	V_{off}	Аналоговая компенсация	-50	-	50	мВ
		Цифровая установка	-50	-	50	мВ
Ток потребления	I_{cc}	Настройка 1	-	2,06	-	мА
		Настройка 2	-	1,55	-	мА
		Настройка 3	-	1,27	-	мА
		Настройка 4	-	1,11	-	мА
		Настройка 5	-	1,00	-	мА
Входное напряжение высокого уровня	V_{IH}	Для цифровых входов	$0,7 V_{cc}$	-	$V_{cc} + 0,25$	В
Входное напряжение низкого уровня	V_{IL}		-0,25	-	$0,3 V_{cc}$	В

Таблица 2: Описание настроек

Наименование настройки	Режим полосы пропускания	Значение управляющего сигнала LPFin<7:0>	Значение управляющего сигнала LPFout<3:0>	Подключение внешней емкости en Cext	Значение управляющего сигнала iref vrefs<5:0>
Настройка 1	8 кГц	180	13	да	1
Настройка 2	64 кГц	190	7	нет	4
Настройка 3	128 кГц	87	4	нет	9
Настройка 4	256 кГц	41	1	нет	19
Настройка 5	512 кГц	16	0	нет	39

8 КОМПЛЕКТ ПОСТАВКИ

Комплект поставки IP блока зависит от типа лицензии и включает:

- Схемотехническое решение (schematic) или NetList
- Абстрактная модель (.lef и .lib файлы)
- Топологическое решение (layout, опционально)
- Поведенческая модель устройства (Verilog)
- Топологическая схема с экстрагированными параметрами (extracted view, опционально)
- GDSII
- DRC, LVS, antenna report
- Схемы для тестирования с сохранёнными конфигурациями (опционально)
- Документация