

# Детектор захвата частоты петли ФАПЧ

## СПЕЦИФИКАЦИЯ

### 1 ОСОБЕННОСТИ

- TSMC 180 нм БиКМОП
- Высокая точность детектирования захвата частоты
- Низкий ток потребления
- Поддерживаемые технологии: TSMC, UMC, Global Foundries, SMIC, iHP, AMS, Vanguard, SilTerra

### 2 СФЕРА ПРИМЕНЕНИЯ

- Синтезатор с фазовой автоматической подстройкой частоты

### 3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ

Детектор захвата частоты отслеживает текущее состояние петли ФАПЧ путем сравнения разности фаз сигнала опорного генератора и поделенного сигнала ГУН с заданным значением. Выводы SelTime<1:0> и SelErr задают время контроля и точность определения захвата частоты соответственно.

Устройство выполнено по технологии TSMC 180 нм БиКМОП.

### 4 БЛОК-СХЕМА

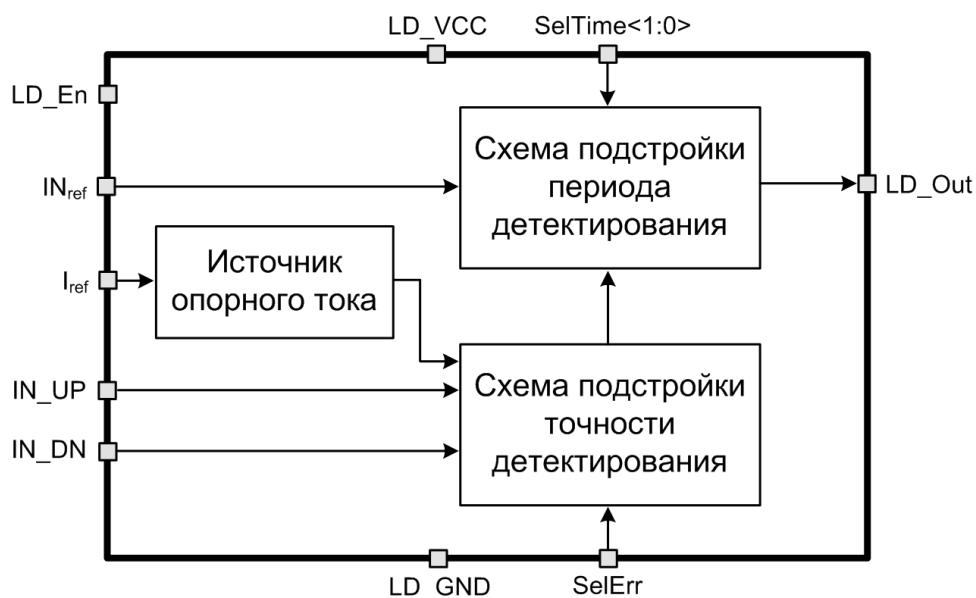


Рисунок 1: Блок-схема детектор захвата частоты петли ФАПЧ.

## 5 ОПИСАНИЕ ПОРТОВ

Название	Направление	Описание
I <sub>ref</sub>	IO	Опорный ток
IN_UP	I	КМОП вход сигнала частотно-фазового детектора, определяющий положительную разность фаз между сигналом опорного генератора и поделённым сигналом ГУН
IN_DN	I	КМОП вход сигнала частотно-фазового детектора, определяющий отрицательную разность фаз между сигналом опорного генератора и поделённым сигналом ГУН
IN <sub>ref</sub>	I	Вход сигнала опорного генератора
SelTime<1:0>	I	Время контроля захвата частоты
SelErr	I	Точность определения захвата частоты
LD_En	I	Включение/выключение детектора захвата частоты
LD_OUT	O	Выход детектора захвата частоты, который отображает состояние петли ФАПЧ
LD_VCC	IO	Шина напряжения питания
LD_GND	IO	Шина нулевого потенциала

## 6 ТОПОЛОГИЧЕСКОЕ ОПИСАНИЕ

В таблице 1 приведены размеры блока детектора захвата частоты петли ФАПЧ.

Таблица 1: Размеры блока.

Размер	Значение	Единица измерения
Высота	73	МКМ
Ширина	120	МКМ

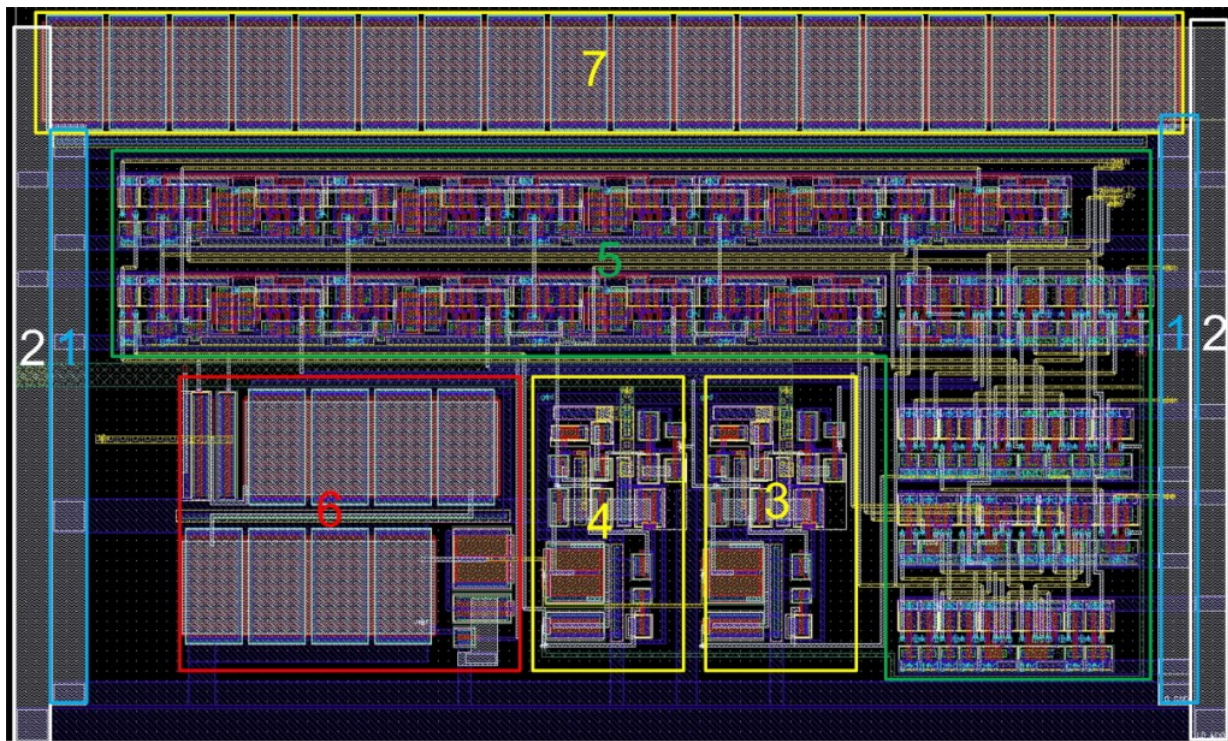


Рисунок 2: Вид топологии блока детектор захвата частоты петли ФАПЧ.

1. Шина нулевого потенциала
2. Шина питания
- 3,4. Схема подстройки точности детектирования
5. Схема подстройки периода детектирования
6. Источник опорного тока с фильтрующими емкостями
7. Фильтрующие ёмкости

## 7 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

### 7.1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Технология \_\_\_\_\_ TSMC 180 нм БиКМОП  
 Статус \_\_\_\_\_ верифицирован в кремнии  
 Занимаемая площадь \_\_\_\_\_ 0,009 мм<sup>2</sup>

### 7.2 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Значения электрических параметров приведены для  $V_{cc} = 2,8 \div 3,3$  В и  $T = -40 \div +85$  °С, если иное не оговорено; типовые значения при  $V_{cc} = 3,15$  В и  $T = +27$  °С.

Наименование параметра	Обозначение	Условия	Значение			Единица измерения
			мин	тип	макс	
Напряжение питания	$V_{CC}$	-	2,8	3,15	3,3	В
Температура окружающей среды при эксплуатации	$T$	-	-40	+27	+85	°С
Амплитуда входного сигнала	$A_{in\ p-p}$	Для входов IN_UP, IN_DN, IN_ref	$V_{CC}-0,4$	$V_{CC}$	$V_{CC}+2,4$	В
Время контроля захвата частоты*	MP	$T_{ref} = \frac{1}{F_{ref}}$	$64 \times T_{ref}$	-	$512 \times T_{ref}$	мкс
Точность детектирования захвата	ACR	SelErr* = "0"	7,1	8	9	нс
		SelErr* = "1"	12,8	14,5	16,6	
Ток потребления	$I_{cc}$	-	75	95	110	мкА
Ток потребления в режиме ожидания	$I_{stb}$	-	20	25	30	нА
Входное напряжение высокого уровня	$V_{IH}$	Для цифровых входов	$0,7V_{CC}$	-	$V_{CC} + 0,25$	В
Входное напряжение низкого уровня	$V_{IL}$		-0,25	-	0,3	В

Примечание:

\* –  $F_{ref}$  – опорная частота.

\*\* – SelErr – цифровой код, задающий точность определения захвата частоты.

## 8 КОМПЛЕКТ ПОСТАВКИ

Комплект поставки IP блока включает:

- Схемотехническое решение (schematic) или NetList
- Топологическое решение (layout) или «черный ящик»
- Топологическая схема с экстрагированными параметрами (extracted view, опциональный)
- GDSII
- Схемы для тестирования с сохранёнными конфигурациями (опциональный)
- Документация