

Частотно-фазовый детектор со схемой накачки заряда

СПЕЦИФИКАЦИЯ

1 ОСОБЕННОСТИ

- TSMC БиКМОП 0,18 мкм
- Входные сигналы с малой амплитудой
- Низкий дисбаланс выходного тока
- Высокая точность детектирования захвата частоты
- Поддерживаемые технологии: TSMC, UMC, Global Foundries, SMIC, iHP, AMS, Vanguard, SilTerra

2 СФЕРА ПРИМЕНЕНИЯ

- Синтезатор с фазовой автоматической подстройкой частоты

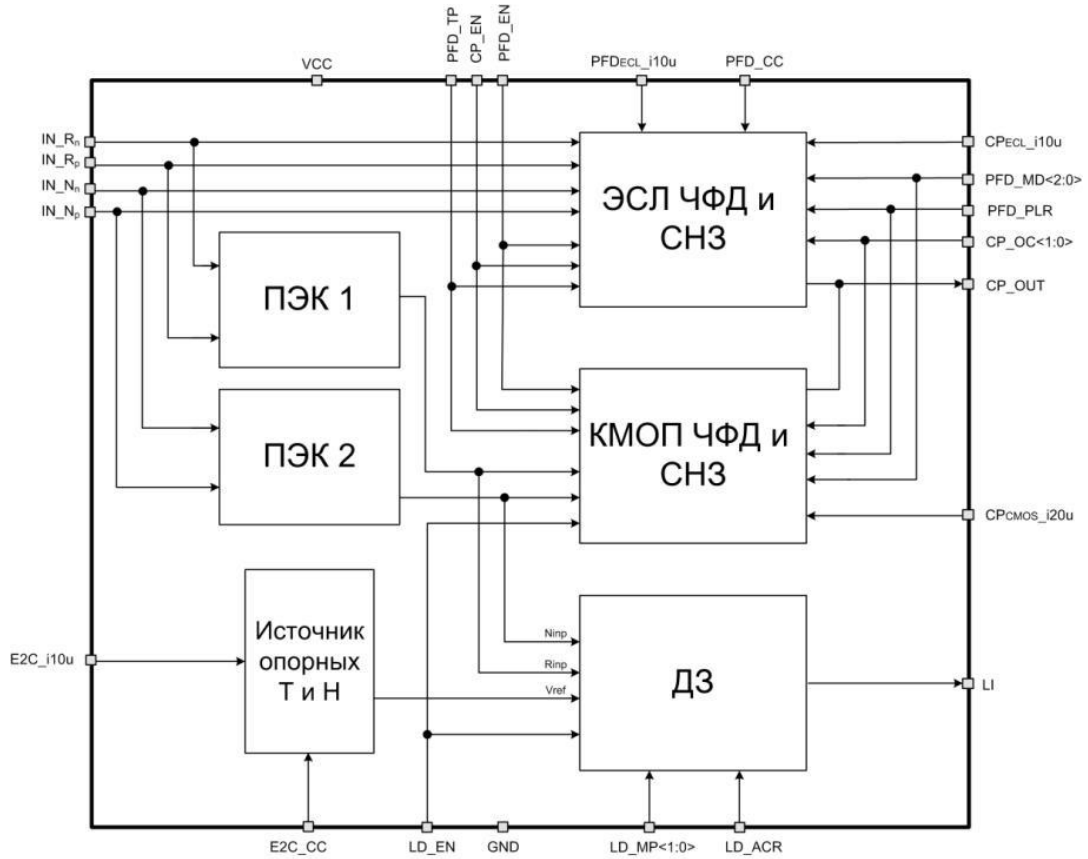
3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ

Частотно-фазовый детектор (ЧФД) служит для формирования управляющего сигнала с целью подстройки ГУН к требуемой частоте. В ЧФД происходит сравнение фаз поделенного сигнала ГУН и поделенного сигнала опорного генератора, тем самым определяется их частотное несоответствие, и схема накачки заряда (СНЗ) начинает вырабатывать импульсы коррекции для петлевого фильтра. В данную структуру входит 2 вида ЧФД со схемой накачки заряда: ЭСЛ и КМОП, выбор которых осуществляется с помощью бита PFD_TP.

Детектор захвата частоты отслеживает текущее состояние петли ФАПЧ путем сравнения разности фаз опорного генератора и поделенного сигнала ГУН с заданным значением. Выводы LD_MP<1:0> и LD_ACR задают время контроля и точность определения захвата частоты соответственно.

Устройство выполнено по технологии TSMC БиКМОП 0,18 мкм.

4 БЛОК-СХЕМА



ПЭК - Преобразователь ЭСЛ/КМОП

Рисунок 1: Блок-схема.

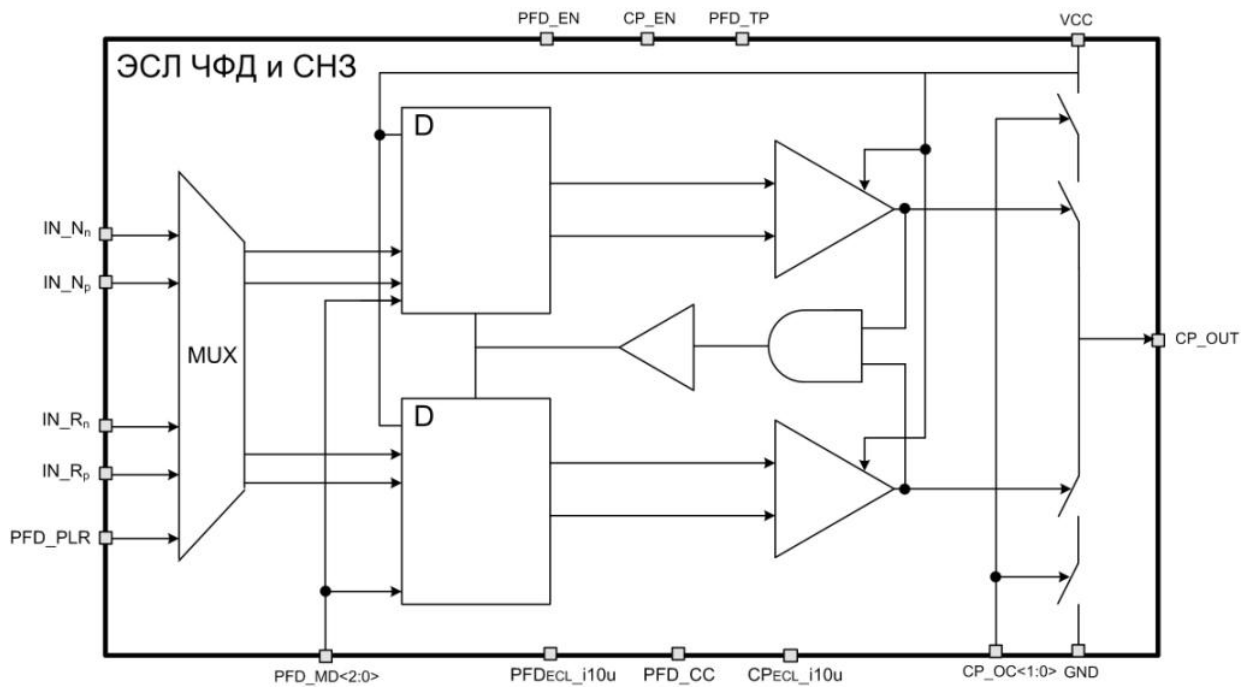


Рисунок 2: Блок-схема ЭСЛ ЧФД и СНЗ.

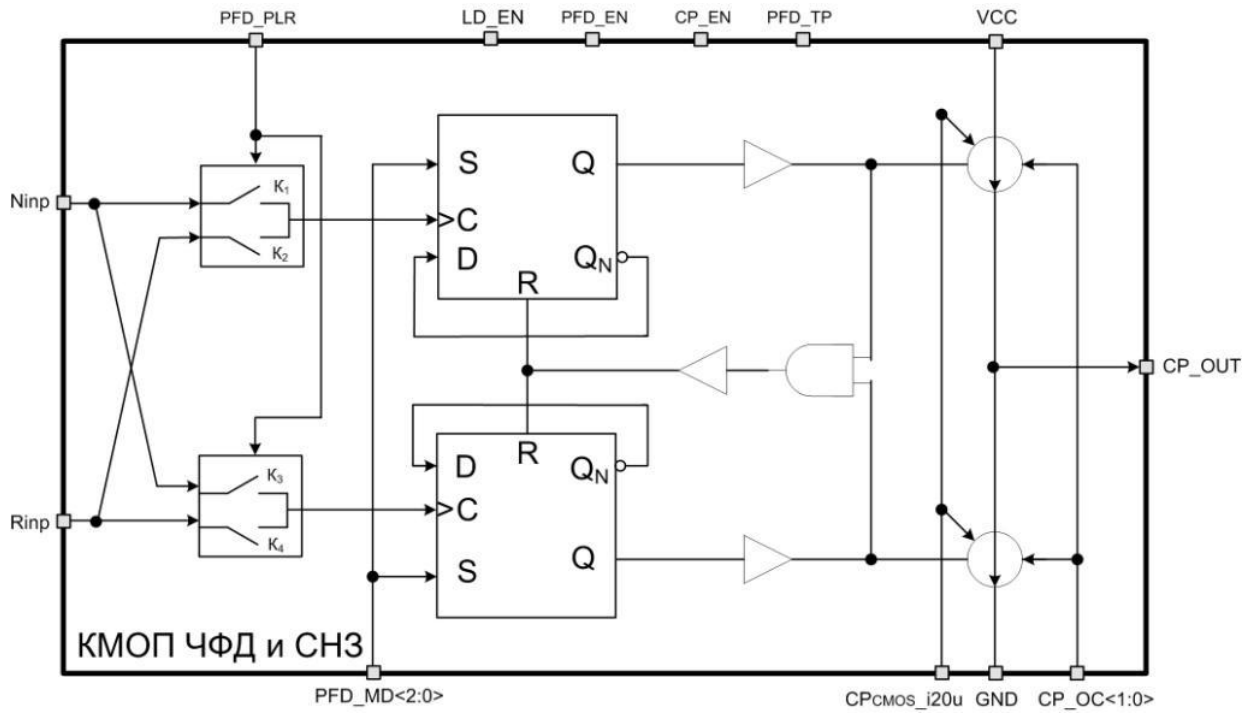


Рисунок 3: Блок-схема КМОП ЧФД и СНЗ.

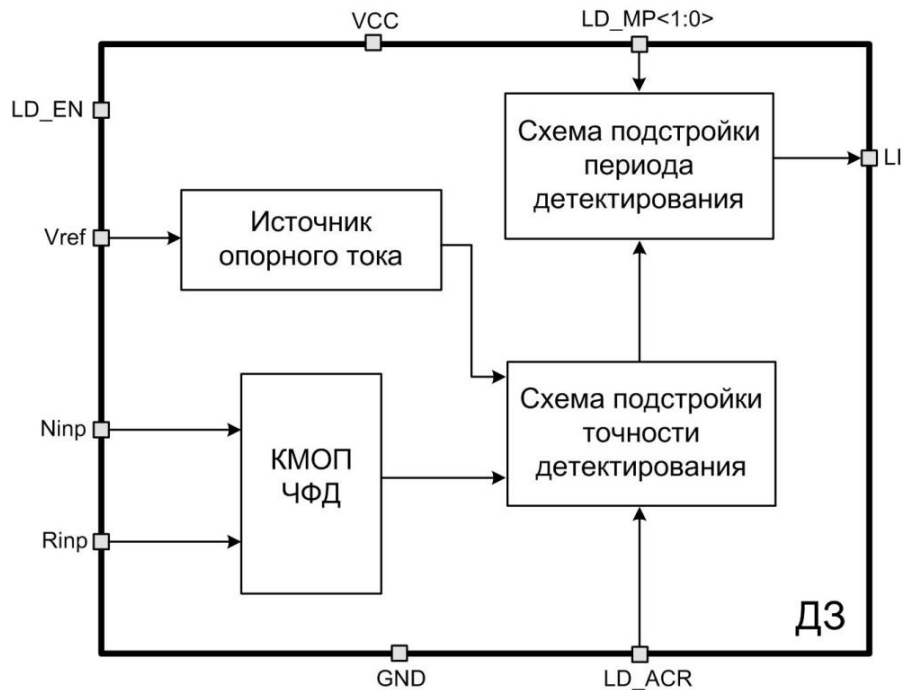


Рисунок 4: Блок-схема блока детектора захвата.

5 ОПИСАНИЕ ПОРТОВ

Название	Направление	Описание
PFD _{ECL} _i10u	I	Опорный ток ЧФД 10 мкА
CP _{ECL} _i10u	I	Опорный ток СНЗ 10 мкА
CP _{CMOS} _i20u	I	Опорный ток СНЗ 20 мкА
ECT_to_CMOS_i10u	I	Опорный ток преобразователя ЭСЛ/КМОП 10 мкА
IN_N _p	I	Дифференциальный вход поделённого сигнала ГУН системы с ФАПЧ.
IN_N _n		
IN_R _p	I	Дифференциальный вход сигнала опорного генератора системы с ФАПЧ
IN_R _n		
PFD_EN	I	Включение/выключение ЧФД
CP_EN	I	Включение/выключение СНЗ
LD_EN	I	Включение/выключение детектора захвата частоты
PFD_PLR	I	Переключение полярности на входе ЧФД
PFD_CC	I	Управление током блока ЧФД
PFD_TP	I	Выбор типа СНЗ: КМОП/ЭСЛ
CP_OC<1:0>	I	Подстройка выходного тока коррекции управляющего напряжения на петлевом фильтре
PFD_MD<2:0>	I	Включение/выключение режима тестирования ЧФД в статическом состоянии, при котором фиксируется управляющее напряжение, равное напряжению питания. Управление временем возврата в исходное состояние для ЭСЛ ЧФД
E2C_CC	I	Управление током потребления преобразователя ЭСЛ/КМОП
LD_MP<1:0>	I	Управление временем контроля захвата частоты
LD_ACR	I	Управление точностью определения захвата частоты
CP_OUT	O	Выход СНЗ
LI	O	Вывод текущего состояния петли ФАПЧ (есть захват/нет захвата)
GND	Ю	Шина нулевого потенциала
VCC	Ю	Шина напряжения питания

6 ТОПОЛОГИЧЕСКОЕ ОПИСАНИЕ

В таблице 1 приведены размеры блока частотно-фазового детектора со схемой накачки заряда.

Таблица 1: Размеры блока.

Размер	Значение	Единица измерения
Высота	270	МКМ
Ширина	350	МКМ

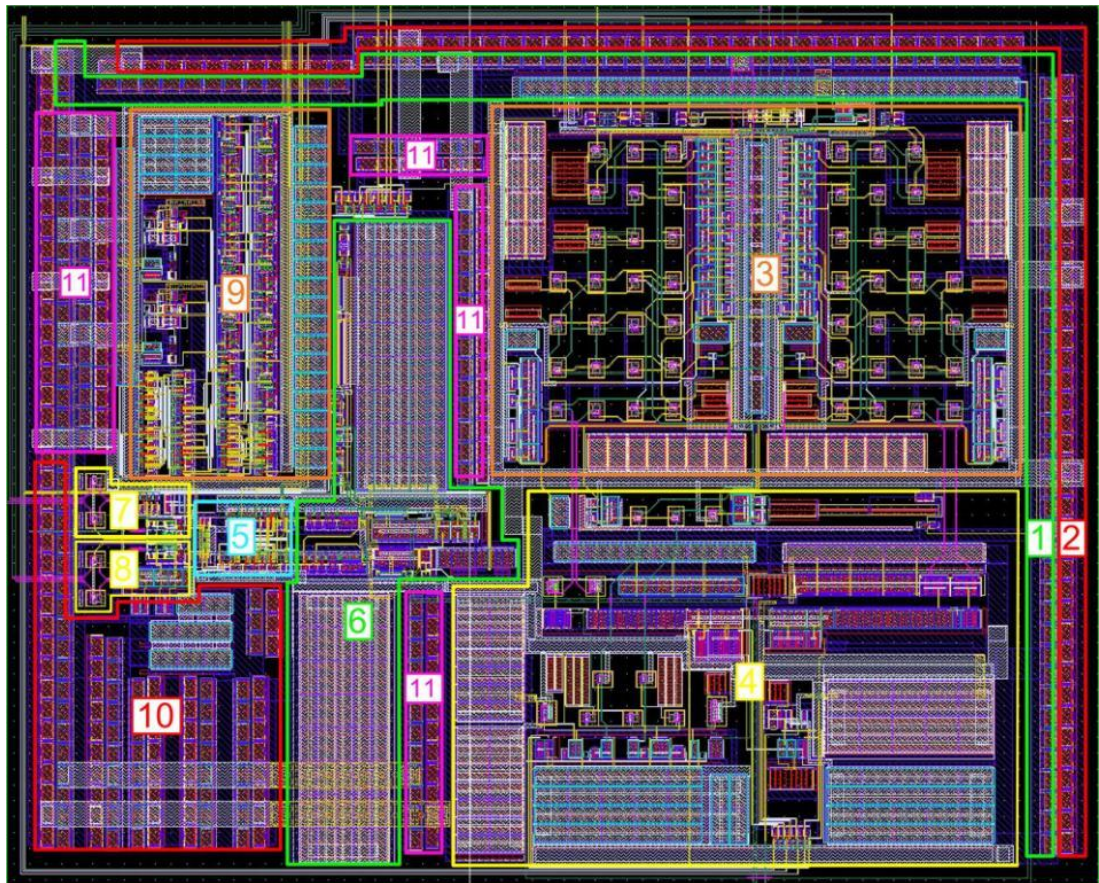


Рисунок 2: Общий вид топологии блоков ЧФД и СНЗ.

1. Шина нулевого потенциала с фильтрующими емкостями
2. Шина питания с фильтрующими емкостями
3. ЭСЛ Фазовый детектор с фильтрующими емкостями
4. ЭСЛ Схема накачки заряда с фильтрующими емкостями
5. КМОП Фазовый детектор с фильтрующими емкостями
6. КМОП Схема накачки заряда с фильтрующими емкостями
7. Преобразователь ЭСЛ в КМОП сигнала опорного генератора системы с ФАПЧ
8. Преобразователь ЭСЛ в КМОП поделенного сигнала ГУН системы с ФАПЧ
9. Детектор захвата частоты
10. Источник опорного тока преобразователей ЭСЛ в КМОП
11. Фильтрующие емкости

7 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

7.1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Технология _____ TSMC БиКМОП 0,18 мкм
 Статус _____ верифицирован в кремнии
 Занимаемая площадь _____ 0,095 мм²

7.2 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

7.2.1 ХАРАКТИРИСТКИ ПРИ РАБОТЕ БЛОКА «ЭСЛ ЧФД И СНЗ»

Значения электрических параметров приведены для $V_{cc} = 3,0 \div 3,3$ В и $T = -40 \div +85$ °С, если иное не оговорено; типовые значения при $V_{cc} = 3,15$ В и $T = +27$ °С.

Наименование параметра	Обозначение	Условия	Значение			Единица измерения
			мин	тип	макс	
Напряжение питания	V_{cc}	-	3,0	3,15	3,3	В
Температура окружающей среды при эксплуатации	T	-	-40	+27	+85	°С
Опорная частота	F_{ref}	-	-	24,84	-	МГц
Размах входного напряжения	$A_{in\ p-p}$	Для входов IN_p, IN_N, IN_Rp, IN_Rn	0,2	-	2,0	В
Постоянная составляющая входного сигнала	V_{op}		$V_{cc} - 1,2$	V_{cc}	$V_{cc} - 0,4$	В
Выходной ток	I_{out}	Настройка 1	19,5	20	21	мкА
		Настройка 2	38,5	39	41	
		Настройка 3	75	78	81	
		Настройка 4	95	97	101	
Время возврата в исходное состояние ЧФД	t_{rst}	Настройка 5	3,5	4,2	5,0	нс
		Настройка 6	3,3	3,9	4,7	
Время контроля захвата частоты	MP	$T_{ref} = \frac{1}{F_{ref}}$	$64 \times T_{ref}$	-	$512 \times T_{ref}$	мкс
Точность детектирования захвата	ACR	Настройка 10	5,5	6	6,5	нс
		Настройка 11	9,6	11	12,4	
Ток потребления	I_{cc}	Настройка 7	1,37	1,4	1,47	мкА
		Настройка 8	1,78	1,84	1,94	
		Настройка 9	1,5	1,55	1,65	
Ток потребления в режиме ожидания	I_{stb}	-	1,7	2,2	287,7	нА
Входное напряжение высокого уровня	V_{IH}	Для цифровых входов	$0,7V_{cc}$	-	$V_{cc} + 0,25$	В
Входное напряжение низкого уровня	V_{IL}		-0,25	-	0,3	В

Примечание:

В режиме работы ЭСЛ ЧФД управляющий сигнал PFD_TP установлен в "0".

Настройки выходного тока СНЗ осуществляются с помощью управляющих сигналов PFD_TP и CP_OC.

Настройка времени возврата ЧФД в исходное состояние осуществляется с помощью управляющего сигнала PFD_MD<2:0>.

Таблица 2: Описание настроек.

Наименование настройки	Значение управляющих сигналов			Примечание
Настройка 1	PFD_TP = "0"	CP_OC<1:0> = "00"		Настройка выходного тока СНЗ
Настройка 2	PFD_TP = "0"	CP_OC<1:0> = "01"		
Настройка 3	PFD_TP = "0"	CP_OC<1:0> = "10"		
Настройка 4	PFD_TP = "0"	CP_OC<1:0> = "11"		
Настройка 5	PFD_TP = "0"	PFD_MD<2:0> = "0XX"		Регулировка времени возврата ЧФД в исходное состояние
Настройка 6	PFD_TP = "0"	PFD_MD<2:0> = "1XX"		Регулировка времени возврата ЧФД в исходное состояние
Настройка 7	PFD_TP = "0"	PFD_CC = "0"	LD_EN = "0"	Режим работы, в котором выключены добавочный ток ЭСЛ ЧФД и ДЗ
Настройка 8	PFD_TP = "0"	PFD_CC = "1"	LD_EN = "0"	Режим работы, в котором включен добавочный ток ЭСЛ ЧФД и выключен ДЗ
Настройка 9	PFD_TP = "0"	PFD_CC = "0"	LD_EN = "1"	Режим работы, в котором выключен добавочный ток ЭСЛ ЧФД и включен ДЗ.
Настройка 10	LD_ACR = "0"			Настройка точности детектирования захвата
Настройка 11	LD_ACR = "1"			

7.2.2 ХАРАКТЕРИСТИКИ ПРИ РАБОТЕ БЛОКА «КМОП ЧФД И СНЗ»

Значения электрических параметров приведены для $V_{cc} = 3,0 \div 3,3$ В и $T = -40 \div +85$ °С, если иное не оговорено; типовые значения при $V_{cc} = 3,15$ В и $T = +27$ °С.

Наименование параметра	Обозначение	Условия	Значение			Единица измерения
			мин	тип	макс	
Напряжение питания	V_{cc}	-	3,0	3,15	3,3	В
Температура окружающей среды при эксплуатации	T	-	-40	+27	+85	°С
Опорная частота	F_{ref}	-	-	24,84	-	МГц
Размах входного напряжения	$A_{in\ p-p}$	Для входов $IN_p, IN_n, IN_{Rp}, IN_{Rn}$	0,2	-	2,0	В
Постоянная составляющая входного сигнала	V_{op}		$V_{cc} - 1,2$	V_{cc}	$V_{cc} - 0,4$	В
Выходной ток	I_{out}	Настройка 1	12,5	13	14	мкА
		Настройка 2	24,5	25	27,5	
		Настройка 3	49	50	54	
		Настройка 4	97	99,5	105,5	
Время возврата в исходное состояние ЧФД	t_{rst}	-	1,1	1,5	2,3	нс
Время контроля захвата частоты*	MP	$T_{ref} = \frac{1}{F_{ref}}$	$64 \times T_{ref}$	-	$512 \times T_{ref}$	мкс

Продолжение таблицы «характеристики при работе «КМОП ЧФД и СНЗ»

Наименование параметра	Обозначение	Условия	Значение			Единица измерения
			мин	тип	макс	
Точность детектирования захвата	ACR	Настройка 7	5,5	6	6,5	нс
		Настройка 8	9,6	11	12,4	
Ток потребления	I _{cc}	Настройка 5	0,17	0,18	0,2	мА
		Настройка 6	0,3	0,33	0,38	
Ток потребления в режиме ожидания	I _{stb}	-	1,7	2,2	287,7	нА
Входное напряжение высокого уровня	V _{IH}	Для цифровых входов	0,7V _{cc}	-	V _{cc} + 0,25	В
Входное напряжение низкого уровня	V _{IL}		-0,25	-	0,3	В

Примечание:

В режиме работы КМОП ЧФД управляющий сигнал PFD_TP установлен в "1".

Настройки выходного тока СНЗ осуществляются с помощью управляющего сигнала CP_OC<1:0>. Время возврата КМОП ЧФД в исходное состояние не регулируется.

Таблица 3: Описание настроек.

Наименование настройки	Значение управляющих сигналов		Примечание
Настройка 1	PFD_TP = "0"	CP_OC<1:0> = "00"	Настройка выходного тока СНЗ
Настройка 2	PFD_TP = "0"	CP_OC<1:0> = "01"	
Настройка 3	PFD_TP = "0"	CP_OC<1:0> = "10"	
Настройка 4	PFD_TP = "0"	CP_OC<1:0> = "11"	
Настройка 5	PFD_TP = "0"	LD_EN = "0"	Режим работы, в котором выключен ДЗ
Настройка 6	PFD_TP = "0"	LD_EN = "1"	Режим работы, в котором включен ДЗ
Настройка 7	LD_ACR = "0"		Настройка точности детектирования захвата
Настройка 8	LD_ACR = "1"		

8 КОМПЛЕКТ ПОСТАВКИ

Комплект поставки IP блока включает:

- Схемотехническое решение (schematic) или NetList
- Топологическое решение (layout) или «черный ящик»
- Топологическая схема с экстрагированными параметрами (extracted view, опциональный)
- GDSII
- Схемы для тестирования с сохранёнными конфигурациями (опциональный)
- Документация