

Частотно-фазовый детектор со схемой накачки заряда

СПЕЦИФИКАЦИЯ

1 ОСОБЕННОСТИ

- iHP БиКМОП 0,25 мкм
- Входные КМОП сигналы
- Низкий дисбаланс выходного тока
- Поддерживаемые технологии: TSMC, UMC, Global Foundries, SMIC, iHP, AMS, Vanguard, SilTerra

2 СФЕРА ПРИМЕНЕНИЯ

- Синтезатор с фазовой автоматической подстройкой частоты

3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ

Частотно-фазовый детектор (ЧФД) служит для формирования управляющего сигнала с целью подстройки ГУН к требуемой частоте. В ЧФД происходит сравнение фаз поделенного сигнала ГУН и поделенного сигнала опорного генератора, тем самым определяется их частотное несоответствие, и схема накачки заряда (СНЗ) начинает вырабатывать импульсы коррекции для петлевого фильтра.

Устройство выполнено по технологии iHP БиКМОП 0,25 мкм.

4 БЛОК-СХЕМА

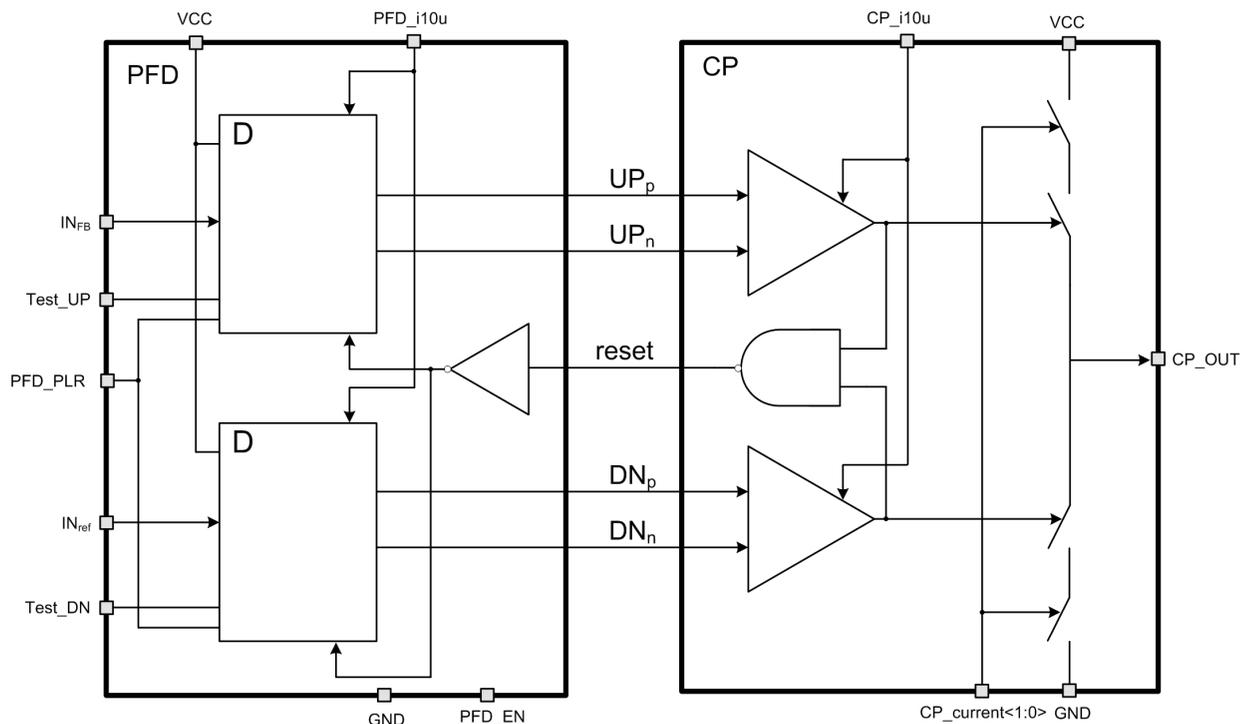


Рисунок 1: Блок-схема ЧФД и СНЗ.

5 ОПИСАНИЕ ПОРТОВ

Название	Направление	Описание
PFD_i10u	IO	Опорный ток ЧФД 10 мкА
CP_i10u	IO	Опорный ток СНЗ 10 мкА
IN _{FB}	I	КМОП вход поделённого сигнала ГУН системы с ФАПЧ.
IN _{ref}	I	КМОП вход сигнала опорного генератора системы с ФАПЧ
PFD_EN	I	Включение/выключение ЧФД и СНЗ
PFD_PLR	I	Переключение полярности на входе ЧФД
Test_UP	I	Включение/выключение режима тестирования ЧФД в статическом состоянии, при котором фиксируется управляющее напряжение, равное напряжению питания
Test_DN	I	Включение/выключение режима тестирования ЧФД в статическом состоянии, при котором фиксируется управляющее напряжение, равное напряжению нулевого потенциала
CP_current<1:0>	I	Подстройка выходного тока коррекции управляющего напряжения на петлевом фильтре.
CP_OUT	O	Выход схемы накачки заряда
GND	IO	Шина нулевого потенциала
VCC	IO	Шина напряжения питания

6 ТОПОЛОГИЧЕСКОЕ ОПИСАНИЕ

В таблице 1 приведены размеры блока частотно-фазового детектора со схемой накачки заряда.

Таблица 1: Размеры блока.

Размер	Значение	Единица измерения
Высота	230	МКМ
Ширина	240	МКМ

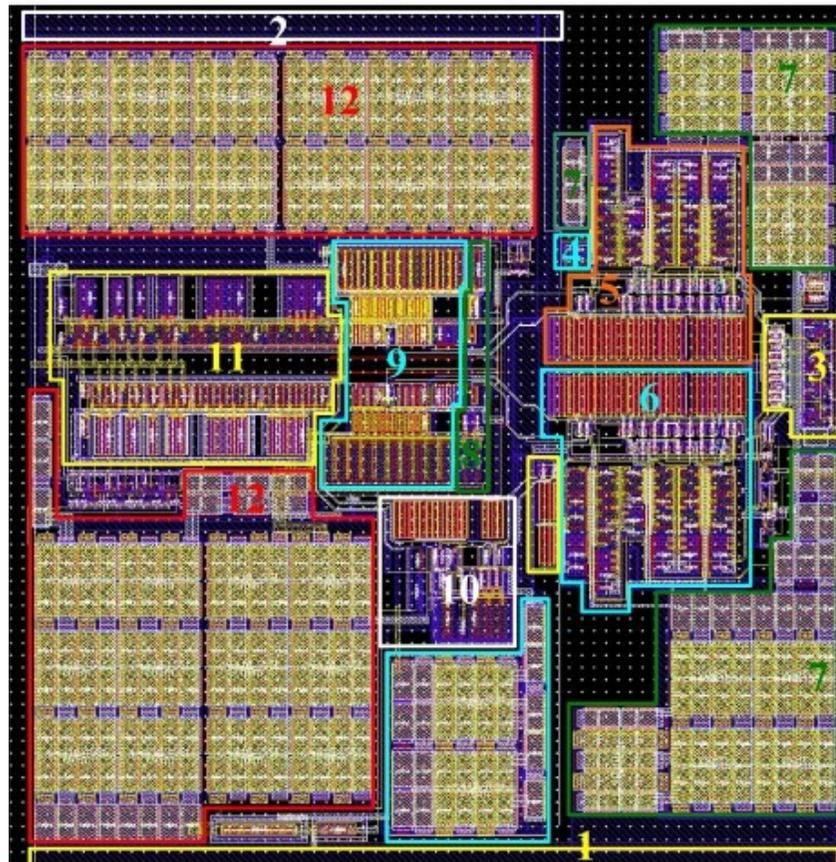


Рисунок 2: Общий вид топологии блоков ЧФД и СНЗ.

1. Шина нулевого потенциала ЧФД
2. Шина питания ЧФД
3. Входной буфер ЧФД
4. Источник опорного тока ЧФД
5. Триггеры ЧФД
6. Триггеры ЧФД
7. Фильтрующие ёмкости ЧФД
8. Источник опорного тока СНЗ
9. Входной буфер схемы накачки заряда
10. Схема сброса фазового детектора в начальное состояние
11. Выходной буфер схема накачки заряда
12. Фильтрующие ёмкости схемы накачки заряда

7 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

7.1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Технология _____ iHP БиКМОП 0.25 мкм

Статус _____ верифицирован в кремнии

 Занимаемая площадь _____ 0,06 мм²

7.2 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

 Значения электрических параметров приведены для $V_{cc} = 2,6 \div 2,75$ В и $T = -60 \div +125$ °С, если иное не оговорено; типовые значения при $V_{cc} = 2,7$ В и $T = +27$ °С.

Наименование параметра	Обозначение	Условия	Значение			Единица измерения
			мин	тип	макс	
Напряжение питания	V_{cc}	-	2,6	2,7	2,75	В
Температура окружающей среды при эксплуатации	T	-	-60	+27	+125	°С
Опорная частота	F_{ref}	-	0,32	2,0	10	МГц
Размах входного напряжения	$A_{in\ p-p}$	Для входов IN_{FB} , IN_{ref}	$V_{cc} - 0,3$	V_{cc}	$V_{cc} + 0,05$	В
Выходной ток	I_{out}	Настройка 1	41	42	4205	мкА
		Настройка 2	61,5	62,5	6305	
		Настройка 3	92	94	96	
		Настройка 4	139	140,5	142,5	
Время возврата в исходное состояние ЧФД	t_{rst}	-	6,4	7,1	8,0	нс
Ток потребления	I_{cc}	-	1,23	1,24	1,27	мкА
Ток потребления в режиме ожидания	I_{stb}	-	0,2	0,35	20	нА
Входное напряжение высокого уровня	V_{IH}	Для цифровых входов	$0,7V_{cc}$	-	$V_{cc} + 0,25$	В
Входное напряжение низкого уровня	V_{IL}		-0,25	-	0,3	В

8 КОМПЛЕКТ ПОСТАВКИ

Комплект поставки IP блока включает:

- Схемотехническое решение (schematic) или NetList
- Топологическое решение (layout) или «черный ящик»
- Топологическая схема с экстрагированными параметрами (extracted view, опциональный)
- GDSII
- Схемы для тестирования с сохранёнными конфигурациями (опциональный)
- Документация