

Частотно-фазовый детектор со схемой накачки заряда

СПЕЦИФИКАЦИЯ

1 ОСОБЕННОСТИ

- AMS035 БиКМОП 0,35 мкм
- Входные сигналы с малой амплитудой
- Низкий дисбаланс выходного тока
- Поддерживаемые технологии: TSMC, UMC, Global Foundries, SMIC, iHP, AMS, Vanguard, SilTerra

2 СФЕРА ПРИМЕНЕНИЯ

- Синтезатор с фазовой автоматической подстройкой частоты

3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ

Частотно-фазовый детектор (ЧФД) служит для формирования управляющего сигнала с целью подстройки ГУН к требуемой частоте. В ЧФД происходит сравнение фаз поделенного сигнала ГУН и поделенного сигнала опорного генератора, тем самым определяется их частотное несоответствие, и схема накачки заряда (СНЗ) начинает вырабатывать импульсы коррекции для петлевого фильтра.

Устройство выполнено по технологии AMS035 БиКМОП 0,35 мкм.

4 БЛОК-СХЕМА

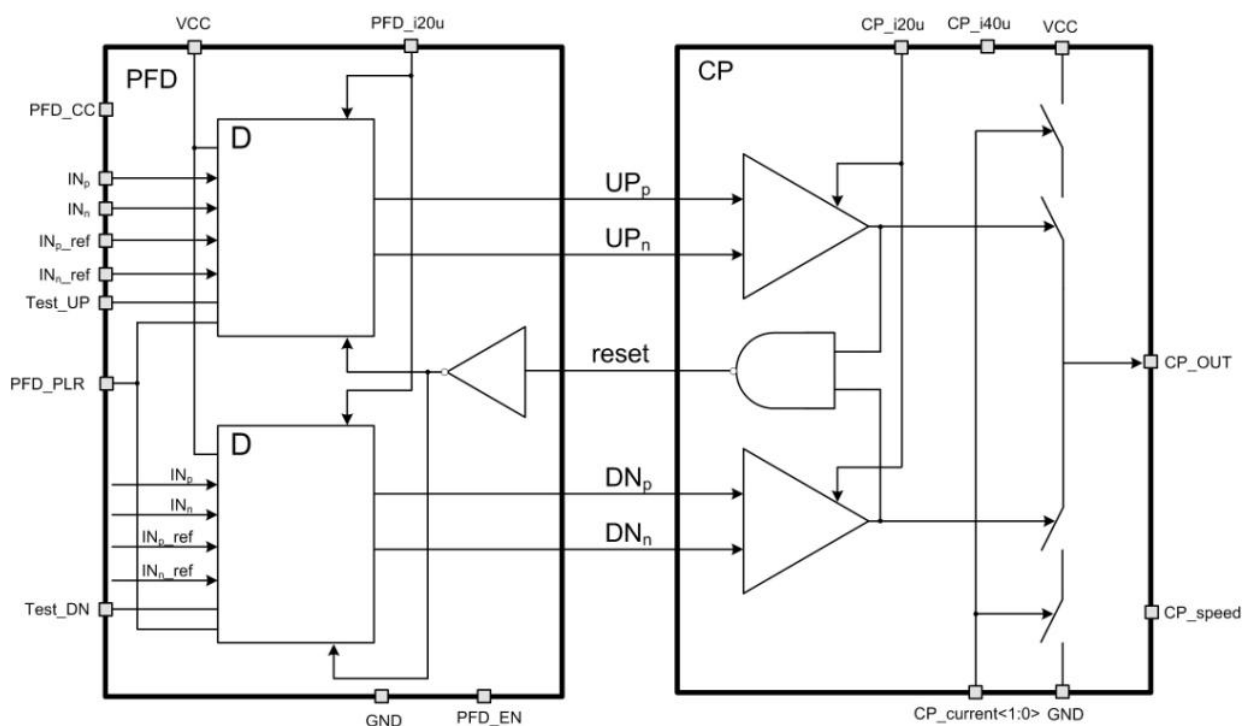


Рисунок 1: Блок-схема ЧФД и СНЗ.

5 ОПИСАНИЕ ПОРТОВ

Название	Направление	Описание
PFD_i20u	IO	Опорный ток ЧФД 20 мкА
CP_i20u	IO	Опорный ток СНЗ 20 мкА
CP_i40u	IO	Опорный ток СНЗ 40 мкА
IN _p	I	Дифференциальный вход поделённого сигнала ГУН системы с ФАПЧ.
IN _n		
IN _{p_ref}	I	Дифференциальный вход сигнала опорного генератора системы с ФАПЧ
IN _{n_ref}		
PFD_EN	I	Включение/выключение ЧФД и СНЗ
PFD_PLR	I	Переключение полярности на входе ЧФД
PFD_CC	I	Управление током блока ЧФД
Test_UP	I	Включение/выключение режима тестирования ЧФД в статическом состоянии, при котором фиксируется управляющее напряжение, равное напряжению питания
Test_DN	I	Включение/выключение режима тестирования ЧФД в статическом состоянии, при котором фиксируется управляющее напряжение, равное напряжению нулевого потенциала
CP_current<1:0>	I	Подстройка выходного тока коррекции управляющего напряжения на петлевом фильтре
CP_speed	I	Подстройка скорости срабатывания СНЗ
CP_OUT	O	Выход схемы накачки заряда
GND	IO	Шина нулевого потенциала
VCC	IO	Шина напряжения питания

6 ТОПОЛОГИЧЕСКОЕ ОПИСАНИЕ

В таблице 1 приведены размеры блока частотно-фазового детектора со схемой накачки заряда.

Таблица 1: Размеры блока.

Размер	Значение	Единица измерения
Высота	470	МКМ
Ширина	300	МКМ

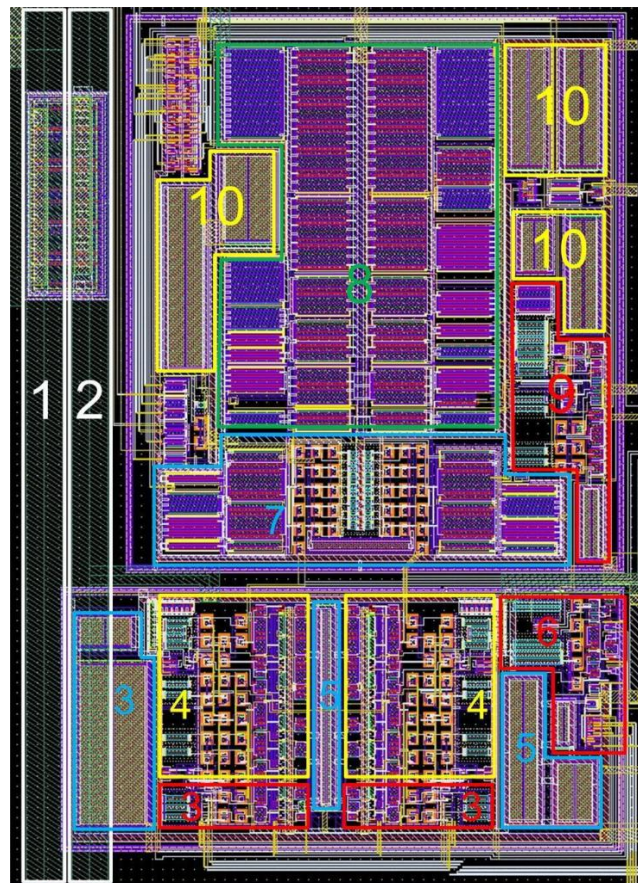


Рисунок 2: Общий вид топологии блоков ЧФД и СНЗ.

1. Шина нулевого потенциала ЧФД
2. Шина питания ЧФД
3. Входной буфер ЧФД
4. Триггеры ЧФД
5. Фильтрующие ёмкости ЧФД
6. Схема сброса фазового детектора в начальное состояние
7. Входной буфер схемы накачки заряда
8. Выходной буфер схема накачки заряда
9. Формирователь сигнала сброса фазового детектора в начальное состояние
10. Фильтрующие ёмкости схемы накачки заряда

7 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

7.1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Технология _____ AMS БиКМОП 0,35 мкм
 Статус _____ верифицирован в кремнии
 Занимаемая площадь _____ 0,15 мм²

7.2 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Значения электрических параметров приведены для $V_{cc} = 2,85 \div 3,15$ В и $T = -40 \div +85$ °С, если иное не оговорено; типовые значения при $V_{cc} = 3,0$ В и $T = +27$ °С.

Наименование параметра	Обозначение	Условия	Значение			Единица измерения
			мин	тип	макс	
Напряжение питания	V_{cc}	-	2,85	3,0	3,15	В
Температура окружающей среды при эксплуатации	T	-	-40	+27	+85	°С
Опорная частота	F_{ref}	-	-	1	20	МГц
Размах напряжения на дифференциальном входе	$A_{in\ p-p}$	Для входов $IN_p, IN_n,$	400	-	700	мВ
Постоянная составляющая входного сигнала	V_{op}	IN_{p_ref} и IN_{n_ref}	$V_{cc} - 1,0$	-	$V_{cc} - 0,3$	В
Выходной ток	I_{out}	Настройка 1	0,59	0,66	0,69	мА
		Настройка 2	2,34	2,64	2,73	
		Настройка 3	1,17	1,32	1,37	
		Настройка 4	2,92	2,2	2,42	
		Настройка 5	0,9	1,27	1,34	
		Настройка 6	3,6	5,04	5,32	
		Настройка 7	1,8	4,02	2,67	
		Настройка 8	4,5	6,3	6,66	
Время возврата в исходное состояние ЧФД	t_{rst}	-	2,05	4,58	6,73	нс
Ток потребления	I_{cc}	-	2,88	3,23	4,44	мА
Ток потребления в режиме ожидания	I_{stb}	-	0,45	0,6	150	нА
Входное напряжение высокого уровня	V_{IH}	Для цифровых входов	$0,7V_{cc}$	-	$V_{cc} + 0,25$	В
Входное напряжение низкого уровня	V_{IL}		-0,25	-	0,3	В

8 КОМПЛЕКТ ПОСТАВКИ

Комплект поставки IP блока включает:

- Схемотехническое решение (schematic) или NetList
- Топологическое решение (layout) или «черный ящик»
- Топологическая схема с экстрагированными параметрами (extracted view, опциональный)
- GDSII
- Схемы для тестирования с сохранёнными конфигурациями (опциональный)
- Документация