
Высокоскоростной самосинхронизирующийся интерфейс

СПЕЦИФИКАЦИЯ

1 ОСОБЕННОСТИ

- TSMC КМОП 90 нм
- Самосинхронизирующийся интерфейс
- Программируемая скорость передачи 0,1 – 2,2 Гб/с
- Пакетная передача данных
- Контроль ошибок с использованием CRC16 (Cyclic Redundancy Check)
- Возможность синхронизации нескольких параллельных каналов для увеличения пропускной способности
- Возможность работы в изохронном режиме с ресинхронизацией по началу пакета в случае возникновения ошибки
- Возможность работы в асинхронном режиме с гарантией достоверности данных (ошибки детектируются по CRC16 и исправляются повторной передачей)
- Поддерживаемые технологии: TSMC, UMC, Global Foundries, SMIC

2 СФЕРА ПРИМЕНЕНИЯ

- Встроенные системы микроконтроллеров
- Системы коммуникаций и передачи данных

3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ

Передачи данных с помощью интерфейса основывается на применении самосинхронизирующегося 8b/10b кода. Все данные разбиваются на пакеты. В начале каждого пакета происходит определение обрыва канала и ресинхронизация передачи данных в случае обрыва по одному или нескольким входам. Также есть возможность выравнивания скоростей передачи данных. Для управления используются 4 типа управляющих слов: начало пакета, конец пакета, символьная синхронизация и фиктивный символ вставки (для выравнивания скоростей приема-передачи данных). Пропускная способность приемника и передатчика достигает 2,2 Гбит/с.

При отсутствии поступления в конце пакета символа окончания EOP, пакет считается недействительным. Формат пакета: произвольное количество символов самосинхронизации (COMMA), символ начала пакета (SOP), данные (длина пакета задается программно в 24-битных словах), конец пакета (EOP). В поле данных возможна вставка любого количества фиктивных символов.

Вставка нулевых битов в 4-й и 9-й разряды каждого символа является способом борьбы с длинными нулями и единицами, т.к. после NRZI-кодирования эти нули обеспечивают изменение состояния линии. После каждого управляющего символа в обязательном порядке следует нулевой символ. Таким образом, максимальное время нахождения линии в одном состоянии – 5 битовых интервалов.

4 БЛОК СХЕМА

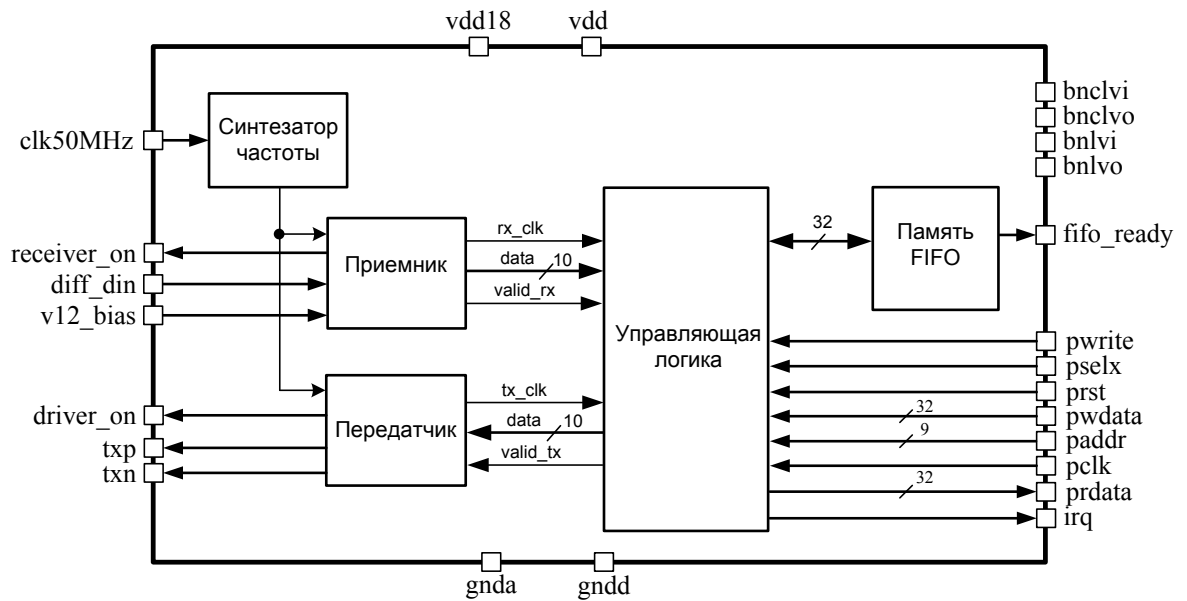


Рисунок 1: Блок-схема высокоскоростного самосинхронизирующегося интерфейса.

5 ОПИСАНИЕ ПОРТОВ

Наименование выводов	Направление	Назначение выводов
clk50MHz	I	Тактовый синхросигнал
diff_din	I	Входные данные
paddr<8:0>	I	Шина адреса
pclk	I	Синхронизация APB шины
prst	I	Сброс
pselect	I	Выборка
pwrite<31:0>	I	Шина данных для записи
pwrite	I	Разрешение записи
v12_bias	I	Опорное напряжение
bnclvi	O	Дифференциальная шина LVDS передатчика
bnclvo		
bnlvi	O	Дифференциальная шина LVDS передатчика
bnlvo		
driver_on	O	Выход включения драйвера
fifo_ready	O	Выход готовности памяти FIFO
irq	O	Запрос прерывания
prdata<31:0>	O	Шина данных для чтения
receiver_on	O	Выход включения приемника
txp	O	Дифференциальная шина выходных данных
txn		
vdd18	I/O	Напряжение питания аналоговых блоков 1,8 В
vdd	I/O	Напряжение питания цифровых блоков 1 В
gnda	I/O	Шина нулевого потенциала аналоговых блоков
gndd	I/O	Шина нулевого потенциала цифровых блоков

6 ТОПОЛОГИЧЕСКОЕ ОПИСАНИЕ

В таблице 1 приведены размеры интерфейса.

Таблица 1: Размеры блока.

Размер	Величина	Единицы измерения
Высота	475	МКМ
Ширина	460	МКМ

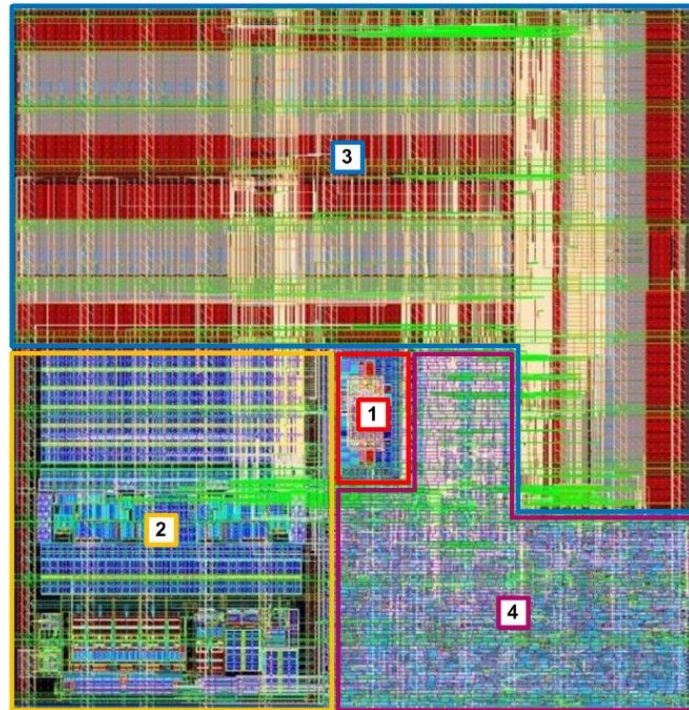


Рисунок 2: Общий вид топологии высокоскоростного самосинхронизирующегося интерфейса.

1. Блок опорных напряжений
2. Устройство квантования
3. Блоки ОЗУ
4. Блок логики

7 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

7.1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Технология _____ TSMC КМОП 90 нм
 Статус _____ верифицирован в кремнии
 Занимаемая площадь _____ 0,22 мм²

7.2 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Значение электрических параметров приведены для $V_{dd18} = 1,62 \div 1,98$ В, $V_{dd} = 0,9 \div 1,1$ В и $T = -40 \div +125$ °С. Типовые значения $V_{dd18} = 1,8$ В, $V_{dd} = 1,0$ В, $T = +27$ °С, если иное не оговорено

Наименование параметра	Обозначение	Условия	Значение			Единица измерения
			мин	тип	макс	
Напряжение питания аналоговых блоков	V_{dd18}	-	1,62	1,8	1,98	В
Напряжение питания цифровых блоков	V_{dd}	-	0,9	1,0	1,1	В
Диапазон рабочих температур	T	-	-40	+27	+125	°С
Ток потребления	I_{cn}	-	-	20	-	мА
Ток в режиме ожидания	I_{st}	-	-	15	-	мкА
Опорная частота	$F_{СК}$	-	-	50	-	МГц
Пропускная способность приемника и передатчика	D_R	-	0,1	-	2,2	Гбит/с
Входное напряжение высокого уровня	V_{IH}	Для цифровых входов	0,7	-	-	В
Входное напряжение низкого уровня	V_{IL}		-	-	0,3	В

8 КОМПЛЕКТ ПОСТАВКИ

Комплект поставки IP блока включает:

- Схемотехническое решение (schematic) или NetList
- Топологическое решение (layout) или «черный ящик»
- Топологическая схема с экстрагированными параметрами (extracted view, опциональный)
- GDSII
- Схемы для тестирования с сохранёнными конфигурациями (опциональный)
- Документация