
USB 2.0 High/Full-Speed интерфейс

СПЕЦИФИКАЦИЯ

1 ОСОБЕННОСТИ

- SMIC КМОП 180 нм
- Соответствие спецификации USB 2.0
- Поддержка режимов обмена данными: full-speed (12 Мбит/с), high-speed (480 Мбит/с)
- 4 пользовательские конечные точки (endpoints) типа Bulk: две типа IN, две типа OUT
- Буферы размером 512 байт для обмена данными конечных точек с микроконтроллером
- Наличие двунаправленной контрольной конечной точки с адресом 0 для инициализации и управления устройством согласно спецификации USB 2.0
- Контрольная конечная точка имеет два буфера по 64 байта
- DMA-доступ к конечным точкам типа Bulk
- Конечные точки одного типа (IN или OUT) могут работать в режиме чередования буферов данных (Ping-Pong)
- Поддерживаемые технологии: TSMC, UMC, Global Foundries, SMIC

2 СФЕРА ПРИМЕНЕНИЯ

- Встроенные микроконтроллерные системы
- Системы коммуникаций и передачи данных

3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ

USB интерфейс выполняет функцию USB контроллера, который соответствует спецификации USB 2.0 для режимов обмена данными High-/Full-Speed (480/12 Мбит/с). Устройство имеет 4 пользовательские конечные точки (endpoints) типа Bulk – две типа IN (направление передачи от микроконтроллера к хосту, адреса 1 и 3) и две типа OUT (направление передачи от хоста к микроконтроллеру, адреса 2 и 4). Каждая из конечных точек использует буфер размером 512 байт для обмена данными с микроконтроллером. Также интерфейс содержит двунаправленную контрольную конечную точку с адресом 0, которая используется для инициализации и управления устройством USB согласно спецификации USB 2.0. Контрольная конечная точка имеет два буфера по 64 байта. Для ускорения обмена данными с микроконтроллером конечные точки одного типа (IN или OUT) могут быть включены в режиме чередования буферов данных (Ping-pong). В таком режиме буфер одной конечной точки может записываться или читаться по шине USB, в то время как буфер другой конечной точки доступен для чтения/записи микроконтроллером; при этом доступ к обоим буферам по шине USB производится по одному каналу (pipe).

4 БЛОК СХЕМА

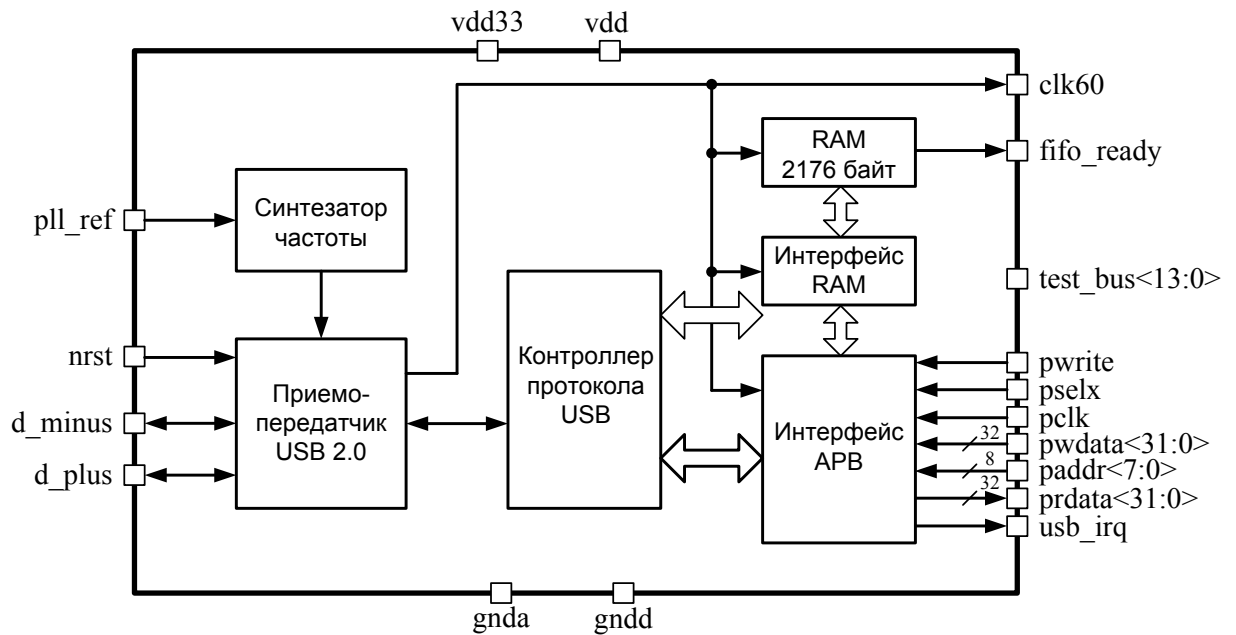


Рисунок 1: Блок-схема USB 2.0 High/Full-Speed интерфейса.

5 ОПИСАНИЕ ПОРТОВ

| Наименование выводов | Направление | Назначение выводов |
|----------------------|-------------|--|
| pll_ref | I | Тактовый синхросигнал для PLL |
| nrst | I | Сброс |
| pwrite | I | Разрешение записи |
| pselx | I | Сигнал выборки данных |
| pclk | I | Тактовый синхросигнал APB шины |
| pwrdata<31:0> | I | Шина данных для записи |
| paddr<7:0> | I | Шина адреса |
| prdata<31:0> | O | Шина данных для чтения |
| usb_irq | O | Запрос прерывания |
| fifo_ready | O | Выход готовности буфера FIFO |
| test_bus<13:0> | O | Шина тестовых сигналов |
| clk60 | O | Выходной тактовый сигнал |
| d_minus | I/O | Дифференциальная двунаправленная шина данных USB |
| d_plus | | |
| vdd33 | I/O | Напряжение питания аналоговых блоков 3,3 В |
| vdd | I/O | Напряжение питания цифровых блоков 1 В |
| gnda | I/O | Шина нулевого потенциала аналоговых блоков |
| gnnd | I/O | Шина нулевого потенциала цифровых блоков |

6 ТОПОЛОГИЧЕСКОЕ ОПИСАНИЕ

В таблице 1 приведены размеры интерфейса.

Таблица 1: Размеры блока.

| Размер | Величина | Единицы измерения |
|--------|----------|-------------------|
| Высота | 896 | МКМ |
| Ширина | 625 | МКМ |

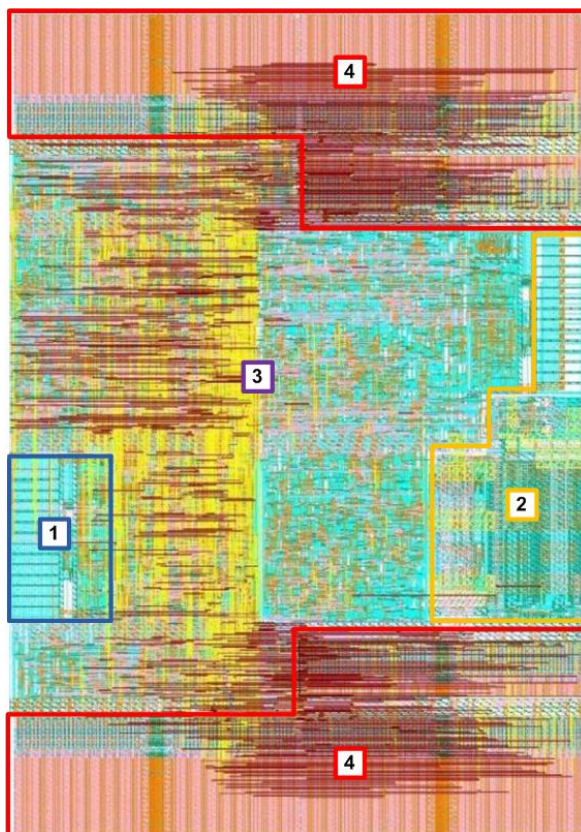


Рисунок 2: Общий вид топологии USB интерфейса.

1. Блок ФАПЧ
2. Приемопередатчик
3. Блок логики
4. Блоки ОЗУ

7 ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

7.1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Технология _____ SMIC КМОП 180 нм
 Статус _____ верифицирован в кремнии
 Занимаемая площадь _____ 0,56 мм²

7.2 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Значение электрических параметров приведены для $V_{dd33} = 2,97 \div 3,63$ В, $V_{dd} = 1,62 \div 1,98$ В и $T = -40 \div +125$ °С. Типовые значения $V_{dd33} = 3,3$ В, $V_{dd} = 1,8$ В, $T = +27$ °С, если иное не оговорено

| Наименование параметра | Обозначение | Условия | Значение | | | Единица измерения |
|--------------------------------------|-------------|------------|----------|-----|------|-------------------|
| | | | мин | тип | макс | |
| Напряжение питания аналоговых блоков | V_{dd33} | - | 2,97 | 3,3 | 3,63 | В |
| Напряжение питания цифровых блоков | V_{dd} | - | 1,62 | 1,8 | 1,98 | В |
| Диапазон рабочих температур | T | - | -40 | +27 | +125 | °С |
| Ток потребления | I_{cn} | High speed | - | - | 20 | мА |
| Ток в режиме ожидания | I_{st} | - | - | - | 12 | мкА |
| Частота тактового синхросигнала | F_{clk} | - | - | 8 | - | МГц |
| Скорость передачи данных | F_{HIGH} | - | - | 480 | - | Мбит/с |
| | F_{FULL} | - | - | 12 | - | Мбит/с |

8 КОМПЛЕКТ ПОСТАВКИ

Комплект поставки IP блока включает:

- Схемотехническое решение (schematic) или NetList
- Топологическое решение (layout) или «черный ящик»
- Топологическая схема с экстрагированными параметрами (extracted view)
- GDSII
- Формат LEF
- Поведенческое описание (verilog)
- Схемы для тестирования с сохранёнными конфигурациями
- Документация
- Оценочные платы на базе микроконтроллеров, содержащих IP
- Библиотечное и демонстрационное ПО